

IN THE U.S. PATENT AND TRADEMARK OFFICE

#2  
LTJSD  
03/02  
JC079 U.S. PTO  
10/058386  
01/30/02

Applicant(s): HAMAGUCHI, Mutsumi

Application No.:

Group:

Filed: January 30, 2002

Examiner:

For: GRAY CODE COUNTER

L E T T E R

Assistant Commissioner for Patents  
Box Patent Application  
Washington, D.C. 20231

January 30, 2002  
2936-0148P

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55(a), the applicant hereby claims the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	PAT. 2001-21051	01/30/01

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to deposit Account No. 02-2448 for any additional fees required under 37 C.F.R. 1.16 or under 37 C.F.R. 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By: 

CHARLES GORENSTEIN

Reg. No. 29,271

P. O. Box 747

Falls Church, Virginia 22040-0747

Attachment  
(703) 205-8000  
/sll

HAMAGUCHI, Mutsumi

日本国特許庁

JAPAN PATENT OFFICE

2001-021051

2001-021051

1 of 1

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出願年月日

Date of Application:

2001年 1月30日

出願番号

Application Number:

特願2001-021051

出願人

Applicant(s):

シャープ株式会社

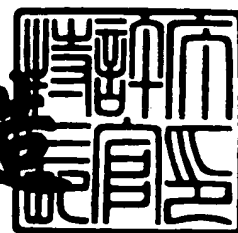


CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 9月11日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 00J05221

【提出日】 平成13年 1月30日

【あて先】 特許庁長官 殿

【国際特許分類】 H03K 21/10  
H03M 7/16

【発明の名称】 グレーコードカウンタ

【請求項の数】 7

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 ▲濱▼口 睦

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100085501

【弁理士】

【氏名又は名称】 佐野 静夫

【手数料の表示】

【予納台帳番号】 024969

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003086

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 グレーコードカウンタ

【特許請求の範囲】

【請求項 1】 1 ずつカウントするグレーコードカウンタと、

該 1 ずつカウントするグレーコードカウンタから出力されるグレーコードデータを 2 の累乗から 1 を引いた値ずつ飛び越してカウントする 1 0 進カウントに対応するグレーコードに変換する出力値変換手段と、

を備えることを特徴とするグレーコードカウンタ。

【請求項 2】 前記出力値変換手段が、

前記 1 ずつカウントするグレーコードカウンタから出力されるグレーコードデータをそのまま出力するか、

前記 1 ずつカウントするグレーコードカウンタから出力されるグレーコードデータを 2 の累乗から 1 を引いた値ずつ飛び越してカウントする 1 0 進カウントに対応するグレーコードに変換するか、

を外部信号に基づいて選択する選択手段を備える請求項 1 に記載のグレーコードカウンタ。

【請求項 3】 前記 1 ずつカウントするグレーコードカウンタを N ビットのカウンタとし、

$2^M - 1$  ずつ飛び越してカウントするときは、

前記出力値変換手段が、

前記 1 ずつカウントするグレーコードカウンタから出力されるグレーコードデータの下位 (N - M) ビットに属する  $\alpha$  ビット目のビットデータを ( $\alpha + M$ ) ビット目のビットデータとして上位 (N - M) ビットを出力し、

残りの下位 M ビットのうち (M - 1) ビット目のビットデータをカウントする毎に反転させ、さらに (M - 2) ビット目以下があれば該 (M - 2) ビット目以下のビットデータを常に 0 とする請求項 1 または請求項 2 に記載のグレーコードカウンタ。

【請求項 4】 飛び越してカウントするときはその飛び越す値に応じて、カウントを開始する 1 0 進カウントに対応するグレーコードデータを、 1 ずつカウント

する 10 進カウントに対応するグレイコードに変換する入力値変換手段と、

該入力値変更手段が出力するグレイコードデータに基づいて前記 1 ずつカウント行うグレイコードカウンタの初期状態を制御するカウント開始データ設定手段と、

を備える請求項 1 または請求項 2 に記載のグレイコードカウンタ。

【請求項 5】前記 1 ずつカウントするグレイコードカウンタを N ビットのカウンタとし、

$2^M - 1$  ずつ飛び越してカウントするときは、

前記出力変換手段が、

前記 1 ずつカウントするグレイコードカウンタから出力されるグレイコードデータの下位 (N-M) ビットに属する  $\alpha$  ビット目のビットデータを ( $\alpha + M$ ) ビット目のビットデータとして上位 (N-M) ビットを出力し、

残りの下位 M ビットのうち (M-1) ビット目のビットデータをカウントする毎に反転させ、さらに (M-2) ビット目以下があれば前記 1 ずつカウントするグレイコードカウンタからカウント開始時に出力されたグレイコードデータの (M-2) ビット目以下に属する  $\beta$  ビット目のビットデータを  $\beta$  ビット目のビットデータとして (M-2) ビット目以下を出力する請求項 4 に記載のグレイコードカウンタ。

【請求項 6】請求項 1～5 のいずれかに記載のグレイコードカウンタを備えることを特徴とする固体撮像装置。

【請求項 7】請求項 6 に記載の固体撮像装置を備えることを特徴とするカメラシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、グレイコードカウンタに関するものである。特に飛び越しカウント動作が可能なグレイコードカウンタに関するものである。

【0002】

【従来の技術】

固体撮像装置においてデコーダ型の走査回路を用いる場合がある。デコーダ型の走査回路はカウンタを備えており、カウンタが出力する値と一致するアドレスを走査する。このカウンタに所望のカウント動作を行わせることによって撮像を得ることができる。

#### 【 0 0 0 3 】

従来このカウンタにバイナリーカウンタを用いていたが、バイナリーカウンタでは10進カウンタが1つ遷移する際に複数個のビット遷移を有する場合があった。例えば、5ビットのバイナリーカウンタにおいて、10進カウンタが0から1に遷移する場合は、図2に示すようにバイナリーコードでは(00000)から(00001)に変化するので、ビット遷移数は1個であるが、10進カウンタが15から16に遷移するときには、図2に示すようにバイナリーコードでは(01111)から(10000)に変化するのでビット遷移数は5個になる。ビット遷移数が多くなればなるほどカウンタが設けられているシステム内には電源電流が多く流れ、電氣的ノイズが発生する。その際にシステム内の信号間に干渉が起こり、システムが誤動作するおそれがあった。

#### 【 0 0 0 4 】

この電氣的ノイズの発生を抑制するために、グレイコードカウンタが用いられてきた。5ビットのグレイコードカウンタの代表的な回路構成を図22に示す。

#### 【 0 0 0 5 】

フリップフロップFF6のQ出力端子はバッファBUF1を介してフリップフロップFF1のC入力端子に接続される。また、フリップフロップFF6のXQ出力端子は、NAND回路NA1～NA4それぞれの第1入力端子に接続される。

#### 【 0 0 0 6 】

NAND回路NA1の第2入力端子は、フリップフロップFF1のQ出力端子と接続される。NAND回路NA1の出力端子は、インバータ回路INV1を介してフリップフロップFF2のC入力端子に接続される。

#### 【 0 0 0 7 】

また、NAND回路NA2の第2入力端子はフリップフロップFF1のXQ出

力端子と接続され、NAND回路NA2の第3入力端子はフリップフロップFF2のQ出力端子と接続される。NAND回路NA2の出力端子は、インバータ回路INV2を介してフリップフロップFF3のC入力端子に接続される。

## 【0008】

また、NAND回路NA3の第2入力端子はフリップフロップFF1のXQ出力端子と接続され、NAND回路NA3の第3入力端子はフリップフロップFF2のXQ出力端子と接続され、NAND回路NA3の第4入力端子はフリップフロップFF3のQ出力端子と接続される。NAND回路NA3の出力端子は、インバータ回路INV3を介してフリップフロップFF4のC入力端子に接続される。

## 【0009】

また、NAND回路NA4の第2入力端子はフリップフロップFF1のXQ出力端子と接続され、NAND回路NA4の第3入力端子はフリップフロップFF2のXQ出力端子と接続され、NAND回路NA4の第4入力端子はフリップフロップFF3のXQ出力端子と接続され、NAND回路NA4の第5入力端子はフリップフロップFF4のQ出力端子と接続される。NAND回路NA4の出力端子は、インバータ回路INV4を介してフリップフロップFF5のC入力端子に接続される。

## 【0010】

さらに、フリップフロップFF1～FF6それぞれにおいて、XQ出力端子とD入力端子とが接続されている。これにより、フリップフロップFF1～FF6各々において、C入力端子に入力されるクロック信号が立ち上がる毎にQ出力端子から出力される出力信号が反転する。

## 【0011】

バッファBUF1、NAND回路NA1～NA4、及びインバータ回路INV1～INV4からなるクロック生成回路21は、グレイコードカウンタ2の各出力の反転タイミングを決めるクロックを生成する回路として機能する。

## 【0012】

次に、このグレイコードカウンタ2の動作について図22および図23を参照

して説明する。尚、フリップフロップ F F 1 ~ F F 6 の X S 端子それぞれに入力されるセット信号 SET Q 0 ~ SET Q 4 及び SET NCK は、すべて常時 1 とする。また、フリップフロップ F F 1 ~ F F 6 の X R 端子それぞれに入力されるリセット信号 RESET Q 0 ~ RESET Q 4 及び RESET NCK は、0 に初期設定しその後 1 とする。

## 【 0 0 1 3 】

フリップフロップ F F 6 は、基準クロック信号 CK を入力し、基準クロック信号 CK の 2 分周となる 2 分周クロック信号 NCK を生成して、次段のクロック生成回路 2 1 に 2 分周クロック信号 NCK とその反転信号 NCKX を出力している。

## 【 0 0 1 4 】

クロック生成回路 2 1 は、2 分周クロック信号 NCK と同一であるクロック信号 Q 0 CKN を生成する。フリップフロップ F F 1 は、クロック生成回路 2 1 からクロック信号 Q 0 CKN を入力するので、2 分周クロック信号 NCK が立ち上がるごとに反転する出力信号 Q 0 p およびその反転信号 Q 0 X を出力する。

## 【 0 0 1 5 】

クロック生成回路 2 1 は、出力信号 Q 0 p が 1 であつ 2 分周クロック信号 NCK が立ち下がる時に立ち上がるクロック信号 Q 1 CKN も生成する。フリップフロップ F F 2 は、クロック生成回路 2 1 からクロック信号 Q 1 CKN を入力するので、クロック信号 Q 1 CKN が立ち上がるごとに反転する出力信号 Q 1 p およびその反転信号である Q 1 X を出力する。

## 【 0 0 1 6 】

クロック生成回路 2 1 は、出力信号 Q 0 p が 0、出力信号 Q 1 p が 1、かつ 2 分周クロック信号 NCK が立ち下がる時に立ち上がるクロック信号 Q 2 CKN も生成する。フリップフロップ F F 3 は、クロック生成回路 2 1 からクロック信号 Q 2 CKN を入力するので、クロック信号 Q 2 CKN が立ち上がるごとに反転する出力信号 Q 2 p およびその反転信号である Q 2 X を出力する。

## 【 0 0 1 7 】

クロック生成回路 2 1 は、出力信号 Q 0 p が 0、出力信号 Q 1 p が 0、出力信号 Q 2 p が 1、かつ 2 分周クロック信号 NCK が立ち下がる時に立ち上がるクロック信号 Q 3 CKN も生成する。フリップフロップ F F 4 は、クロック生成回路 2



1 からクロック信号 Q 3 CKN を入力するので、クロック信号 Q 3 CKN が立ち上がるごとに反転する出力信号 Q 3 p およびその反転信号である Q 3 X を出力する。

#### 【 0 0 1 8 】

クロック生成回路 2 1 は、出力信号 Q 0 p が 0、出力信号 Q 1 p が 0、出力信号 Q 2 p が 0、出力信号 Q 3 p が 1、かつ 2 分周クロック信号 NCK が立ち下がる時に立ち上がるクロック信号 Q 4 CKN も生成する。フリップフロップ F F 5 は、クロック生成回路 2 1 からクロック信号 Q 4 CKN を入力するので、クロック信号 Q 4 CKN が立ち上がるごとに反転する出力信号 Q 4 p およびその反転信号である Q 4 X を出力する。

#### 【 0 0 1 9 】

出力信号 Q 0 p を 0 ビット目すなわち最下位ビットの出力、出力信号 Q 1 p を 1 ビット目の出力、出力信号 Q 2 p を 2 ビット目の出力、出力信号 Q 3 p を 3 ビット目の出力、出力信号 Q 4 p を 4 ビット目すなわち最上位ビットの出力とすると、グレイコードカウンタ 2 はクロック信号 CK の 1 0 進カウントに応じて、図 2 に示したグレイコードを出力することになる。

#### 【 0 0 2 0 】

グレイコードでは連続した 1 0 進カウントでは、1 ビットだけ異なる符号となり、その他のビットは同じ符号となる。つまり、連続する 1 0 進カウントではビット遷移数が常に 1 個となる。これにより、グレイコードカウンタはビット遷移による電流をバイナリーコードよりも少なくでき、電氣的ノイズの発生を抑制できる。

#### 【 0 0 2 1 】

一方、固体撮像装置において、カウンタが飛び越しカウントを行うこと、すなわちデコーダ型の走査回路が飛び越し走査を行うことが必要とされる場合がある。

#### 【 0 0 2 2 】

例えば、飛び越し走査と通常走査を切り換えることによって、固体撮像装置に電子ズーム機能を持たせることができる。すなわち、通常撮影時（電子ズームなし）に飛び越し走査を行ない、電子ズーム時に通常走査を行う。ここで、撮像領

域が水平方向に200個のアドレス（ピクセル）、垂直方向に200個のアドレス（ピクセル）を持つ固体撮像装置と、表示領域が水平方向に100個、垂直方向に100個の画素を持つ表示装置とを用いた場合について説明する。

#### 【0023】

通常撮影（電子ズームなし）のときには、固体撮像装置は、水平、垂直方向とも0、2、4、…、196、198と1ずつ飛び越してアドレスを走査し、10000個（100×100）のデータを取得して、表示装置に表示させる。電子ズームのときには、固体撮像装置は、水平、垂直方向とも0、1、2、…、98、99と1ずつアドレスを走査し、10000個（100×100）のデータを取得して、表示装置に表示させる。この電子ズームの場合に表示される画像は、通常撮影時の画像の左上の部分が4倍にズームされた画像である。

#### 【0024】

また、固体撮像装置において、静止画と動画の両方を撮像する場合がある。動画の場合、周波数の制限からすべてのアドレスを走査することが難しい場合がある。しかし、静止画の場合は、すべてのアドレスを走査した方が解像度がよい。このため、静止画の場合は、すべてのアドレスを走査し、動画の場合は飛び越して走査を行うとよい。

#### 【0025】

##### 【発明が解決しようとする課題】

しかしながら、グレイコードはバイナリーコードに比べ演算（例えば、足し算）が容易ではなく、また、コード自体が複雑なため、飛び越しカウントが可能なグレイコードカウンタの論理設計が困難であった。そのため、上述したような飛び越しカウントが必要な場合には、従来はバイナリーカウンタを用いていた。また、グレイコードカウンタにおいて飛び越しカウントが行えても、飛び越す値によってはビット遷移数が大幅に増大してしまうという問題もあった。例えば、9ずつ飛び越してカウントを行った場合、0から10に遷移したときにはグレイコードは（00000）から（01111）に変化してビット遷移数は4個になってしまい、ビット遷移数を少なくできるというグレイコードの特性が損なわれてしまう。

## 【 0 0 2 6 】

さらに、固体撮像装置において、画面の切り取りの動作が可能とするためには、デコーダ型の走査回路が任意のアドレスから任意のアドレスまで走査すること、すなわちランダムアクセスが必要となる。例えば、水平方向のアドレスが200個ある固体撮像装置において、100～149まで走査すれば、1～99と150～200までのアドレスに対応する画像を走査せずに、100～149までのアドレスに対応する画像のみを切り取ることができる。この場合、任意の開始の値からカウントを開始し、任意の終了の値でカウントを終了できるカウンタが必要となる。

## 【 0 0 2 7 】

本発明は、上記の問題点に鑑み、飛び越しカウントを可能とし、且つ飛び越しカウント時のビット遷移数を常に2個とするグレーコードカウンタを提供することを目的とする。また、飛び越しアドレス走査が可能で、且つ電氣的ノイズが少ない固体撮像装置およびこれを用いたカメラシステムを提供することを目的とする。

## 【 0 0 2 8 】

## 【課題を解決するための手段】

上記目的を達成するために、本発明に係るグレーコードカウンタにおいては、1ずつカウントするグレーコードカウンタと、該1ずつカウントするグレーコードカウンタから出力されるグレーコードデータを2の累乗から1を引いた値ずつ飛び越してカウントする10進カウントに対応するグレーコードに変換する出力値変換手段と、を備えるようにする。

## 【 0 0 2 9 】

また、1ずつのカウントと飛び越しカウントとの切り換えができるように、前記出力値変換手段が、前記1ずつカウントするグレーコードカウンタから出力されるグレーコードデータをそのまま出力するか、前記1ずつカウントするグレーコードカウンタから出力されるグレーコードデータを2の累乗から1を引いた値ずつ飛び越してカウントする10進カウントに対応するグレーコードに変換するか、を外部信号に基づいて選択する選択手段を備えるようにしてもよい。

## 【0030】

さらに、前記1ずつカウントするグレイコードカウンタをNビットのカウンタとし、 $2^M - 1$ ずつ飛び越してカウントするときは、前記出力値変換手段が、前記1ずつカウントするグレイコードカウンタから出力されるグレイコードデータの下位(N-M)ビットに属する $\alpha$ ビット目のビットデータを( $\alpha + M$ )ビット目のビットデータとして上位(N-M)ビットを出力し、残りの下位Mビットのうち(M-1)ビット目のビットデータをカウントする毎に反転させ、さらに(M-2)ビット目以下があれば該(M-2)ビット目以下のビットデータを常に0とするようにとしてもよい。

## 【0031】

また、飛び越してカウントするときはその飛び越す値に応じて、カウントを開始する10進カウントに対応するグレイコードデータを、1ずつカウントする10進カウントに対応するグレイコードに変換する入力値変換手段と、該入力値変換手段が出力するグレイコードデータに基づいて前記1ずつカウント行うグレイコードカウンタの初期状態を制御するカウント開始データ設定手段と、を付加してもよい。この場合、 $2^M - 1$ ずつ飛び越してカウントするときは、前記1ずつカウントするグレイコードカウンタをNビットのカウンタとし、前記出力変換手段が、前記1ずつカウントするグレイコードカウンタから出力されるグレイコードデータの下位(N-M)ビットに属する $\alpha$ ビット目のビットデータを( $\alpha + M$ )ビット目のビットデータとして上位(N-M)ビットを出力し、残りの下位Mビットのうち(M-1)ビット目のビットデータをカウントする毎に反転させ、さらに(M-2)ビット目以下があれば前記1ずつカウントするグレイコードカウンタからカウント開始時に出力されたグレイコードデータの(M-2)ビット目以下に属する $\beta$ ビット目のビットデータを $\beta$ ビット目のビットデータとして(M-2)ビット目以下を出力するようにすればよい。

## 【0032】

また、上記目的を達成するために、本発明に係る固体撮像装置においては、上記構成のグレイコードカウンタを備えるようにする。また、上記目的を達成するために、本発明に係るカメラシステムにおいては、上記構成の固体撮像装置を備

えるようにする。

### 【 0 0 3 3 】

#### 【 発 明 の 実 施 の 形 態 】

本発明の一実施形態について図面を参照して説明する。本発明に係る第一実施形態のグレイコードカウンタの構成を図 1 に示す。尚、第一実施形態のグレイコードカウンタは 5 ビット構成とし、1 ずつカウントするグレイコードカウンタ 2 は図 2 2 に示したグレイコードカウンタと同一の回路構成とする。第一実施形態のグレイコードカウンタ 1 は、1 ずつカウントするグレイコードカウンタ 2 および出力値変換器 3 を備えている。

### 【 0 0 3 4 】

グレイコードカウンタ 2 はグレイコードデータ  $Q_0p \sim Q_4p$  を出力する。出力値変換器 3 は、制御信号  $mode\ 0$ 、 $mode\ 1$  が 1 ずつカウントする旨であるときはグレイコードカウンタ 2 から出力されるグレイコードデータ  $Q_0p \sim Q_4p$  をそのまま出力データ  $Q_0 \sim Q_4$  として出力し、制御信号  $mode\ 0$ 、 $mode\ 1$  が  $2^M - 1$  ずつ飛び越しカウントする旨のときはグレイコードカウンタ 2 から出力されるグレイコードデータ  $Q_0p \sim Q_4p$  を  $2^M - 1$  ずつ飛び越してカウントする 10 進カウントに対応するグレイコードに変換して出力データ  $Q_0 \sim Q_4$  として出力する。

### 【 0 0 3 5 】

ここで、1 ずつカウントするときのグレイコード出力データと  $2^M - 1$  ずつ飛び越してカウントするときのグレイコード出力データとの関係について考察する。1 ずつカウントするときのグレイコード出力データは図 2 から明らかなように、 $K$  ビット目は最初の  $2^K$  個 0 を繰り返し、その後は  $2^{K+1}$  個同じ値を繰り返した後反転するビット変化パターンである。

### 【 0 0 3 6 】

$2^M - 1$  ずつ飛び越してカウントする場合における  $M = 1$  のとき、すなわち、1 ずつ飛び越してカウントする場合、第一実施形態のグレイコードカウンタ 1 は 0、2、4、6、…とカウントしていく。図 3 に 1 ずつ飛び越してカウントする場合の 10 進数とグレイコードの対応図を示す。図 3 から明らかなように、1 ず

つ飛び越してカウントする場合のグレイコードの0ビット目（最下位ビット）はカウント値が変わるたびに反転しており、カウント値が変わることによる上位4ビット（4ビット目～1ビット目）に属する $(\alpha + 1)$ ビット目の変化パターンは、グレイコードカウンタ2が0から15までカウント動作するときの下位4ビット（3ビット目～0ビット目）に属する $\alpha$ ビット目の変化パターンと同一である（図2参照）。ただし、 $M = 1$ のときは $\alpha$ は0～3の整数である。

## 【0037】

また、 $2^M - 1$ ずつ飛び越してカウントする場合における $M = 2$ のとき、すなわち、3ずつ飛び越してカウントする場合、第一実施形態のグレイコードカウンタ1は0、4、8、…とカウントしていく。図4に3ずつ飛び越してカウントする場合の10進数およびグレイコードの対応図を示す。図4から明らかなように、3ずつ飛び越してカウントする場合のグレイコードの0ビット目（最下位ビット）は常に0の値をとり続ける。1ビット目は、初期値を0として、カウントされるたびに反転する。カウント値が変わることによる上位3ビット（4ビット目～2ビット目）の $(\alpha + 2)$ ビット目の変化パターンは、グレイコードカウンタ2が0から7までカウント動作するときの下位3ビット（2ビット目～0ビット目）に属する $\alpha$ ビット目の変化パターンと同一である（図2参照）。ただし、 $M = 2$ のときは $\alpha$ は0～2の整数である。

## 【0038】

また、 $2^M - 1$ ずつ飛び越してカウントする場合における $M = 3$ のとき、すなわち、7ずつ飛び越してカウントする場合、第一実施形態のグレイコードカウンタ1は0、8、16、24、…とカウントしていく。図5に7ずつ飛び越してカウントする場合の10進数およびグレイコードの対応図を示す。図5から明らかなように、7ずつ飛び越してカウントする場合のグレイコードの0ビット目（最下位ビット）と1ビット目は常に0の値をとり続ける。2ビット目は、初期値を0として、カウントされるたびに反転する。カウント値が変わることによる上位2ビット（4ビット目～3ビット目）に属する $(\alpha + 3)$ ビット目の変化パターンは、グレイコードカウンタ2が0から3までカウント動作するときの下位2ビット（1ビット目～0ビット目）に属する $\alpha$ ビット目の変化パターンと同一であ

る（図2参照）。ただし、 $M=3$ のときは $\alpha$ は0～1の整数である。

#### 【0039】

このような関係は、当然のことながらグレイコードのビット数が増えたときにも成り立つ。すなわち、 $N$ ビットのグレイコードカウンタにおいて、 $2^M - 1$ の値ずつ飛び越してカウントした場合のグレイコード出力データは、上位 $(N - M)$ ビットに属する $(\alpha + M)$ ビット目を1ずつカウントした場合のグレイコード出力データの下位 $(N - M)$ ビットに属する $\alpha$ ビット目と同じ符号となり、 $(M - 1)$ ビット目は初期値を0として、カウントされるごとに反転し、 $(N - 2)$ ビット目以下は常に0をとり続ける。

#### 【0040】

従って、 $2^M - 1$ ずつ飛び越してカウントする場合、出力値変換器3は、グレイコードカウンタ出力の下位 $(N - M)$ ビットに属する $\alpha$ ビット目のビットデータを $(\alpha + M)$ ビット目のビットデータとして上位 $(N - M)$ ビットを出力し、残りの下位 $M$ ビットのうち $(M - 1)$ ビット目のビットデータをカウントする毎に反転させ、さらに $(M - 2)$ ビット目以下があればその $(M - 2)$ ビット目以下のビットデータを常に0とするように動作すればよく、 $N = 5$ のときの具体的な態様としては図6に示す回路構成が挙げられる。

#### 【0041】

図6に示す出力値変換器3について説明する。セレクタS1の第1入力端子、セレクタS2の第2入力端子、セレクタS3の第3入力端子、およびセレクタS4の第4入力端子が共通接続され、グレイコードカウンタ2の0ビット目データ $Q_4 p$ が入力される。また、セレクタS2の第1入力端子、セレクタS3の第2入力端子、セレクタS4の第3入力端子、およびセレクタS5の第4入力端子が共通接続され、グレイコードカウンタ2の1ビット目データ $Q_1 p$ が入力される。また、セレクタS3の第1入力端子、セレクタS4の第2入力端子、およびセレクタS5の第3入力端子が共通接続され、グレイコードカウンタ2の2ビット目データ $Q_2 p$ が入力される。また、セレクタS4の第1入力端子およびセレクタS5の第2入力端子が共通接続され、グレイコードカウンタ2の3ビット目データ $Q_3 p$ が入力される。また、セレクタS4の第1入力端子にはグレイコード

カウンタ 2 の 4 ビット目データ  $Q_4$  が入力される。

【 0 0 4 2 】

そして、セクタ  $S_1$  の第 2 入力端子、セクタ  $S_2$  の第 3 入力端子、およびセクタ  $S_3$  の第 4 入力端子が共通接続され、フリップフロップ  $FF_7$  の  $Q$  出力端子に接続されている。セクタ  $S_1$  の第 3 および第 4 入力端子並びにセクタ  $S_2$  の第 4 入力端子がそれぞれ接地されている。

【 0 0 4 3 】

さらに、セクタ  $S_1 \sim S_4$  の第 1 制御端子にはそれぞれ第 1 制御信号  $mode_0$  が入力され、セクタ  $S_1 \sim S_4$  の第 2 制御端子にはそれぞれ第 2 制御信号  $mode_1$  が入力される。セクタ  $S_1 \sim S_4$  は、第 1 制御端子と第 2 制御端子に  $Low$  レベルの信号が入力されたときは第 1 入力端子に入力された信号を出力し、第 1 制御端子に  $High$  レベルの信号が入力され第 2 制御端子とに  $Low$  レベルの信号が入力されたときは第 2 入力端子に入力された信号を出力し、第 1 制御端子に  $Low$  レベルの信号が入力され第 2 制御端子に  $High$  レベルの信号が入力されたときは第 3 入力端子に入力された信号を出力し、第 1 制御端子と第 2 制御端子とに  $High$  レベルの信号が入力されたときは第 4 入力端子に入力された信号を出力する。

【 0 0 4 4 】

したがって、出力値変換器 3 が出力するビットデータは図 7 に示すようになる。第 1 制御信号  $mode_0$ 、第 2 制御信号  $mode_1$  がともに 0 のときは第一実施形態のグレイコードカウンタ 1 は 1 ずつカウントし、第 1 制御信号  $mode_0$  が 1、第 2 制御信号  $mode_1$  が 0 のときは第一実施形態のグレイコードカウンタ 1 は 1 ずつ飛び越してカウントし、第 1 制御信号  $mode_0$  が 0、第 2 制御信号  $mode_1$  が 1 のときは第一実施形態のグレイコードカウンタ 1 は 3 ずつ飛び越してカウントし、第 1 制御信号  $mode_0$ 、第 2 制御信号  $mode_1$  がともに 1 のときは第一実施形態のグレイコードカウンタ 1 は 7 ずつ飛び越してカウントする。

【 0 0 4 5 】

これにより、 $2^M - 1$  ( $M = 1 \sim 3$ ) ずつ飛び越しのカウントが可能となり、そのビット遷移数は常に 2 にすることができる。また、1 ずつカウントする動作



と  $2^M - 1$  ずつ飛び越してカウントする動作とを切り換えることもできる。

【 0 0 4 6 】

次に、本発明に係る第二実施形態のグレーコードカウンタについて説明する。上述した第一実施形態のグレーコードカウンタは 0 からしかカウントを開始することができない。ところが、固体撮像装置において、画面の切り取りの動作を可能とするためには、デコーダ型の走査回路が任意のアドレスから任意のアドレスまで走査すること、すなわちランダムアクセスが必要となる。このため、任意のカウント数からカウントを開始でき、任意のカウント数でカウントを終了することができるカウンタが必要となる。

【 0 0 4 7 】

そこで、第二実施形態のグレーコードカウンタは、図 8 に示すような構成とし、任意のカウント数からカウントを開始でき且つ任意のカウント数でカウントを終了することができるようにする。尚、第二実施形態のグレーコードカウンタも第一実施形態のグレーコードカウンタと同様に 5 ビット構成とする。また、図 8 において図 1 と同一の部分については同一の符号を付し説明を省略する。

【 0 0 4 8 】

カウントを開始する値のグレーコードデータ START 0 ～ START 4 が入力値変換器 4 および初期設定手段 7 に入力される。入力値変換器 4 は、カウントを開始する値のグレーコードデータ START 0 ～ START 4 を制御信号 mode 0、mode 1 に応じて変換してカウント開始データ設定手段 5 に出力する。カウント開始データ設定手段 5 は入力値変換器 4 から送られるビットデータに基づき、グレーコードカウンタ 2 の初期状態を制御する。

【 0 0 4 9 】

一方、初期設定手段 7 は、カウントを開始する値のグレーコードデータ START 0 ～ START 4 と制御信号 mode 0、mode 1 に応じて出力値変換器 3' の初期状態を制御する。出力値変換器 3' はグレーコードカウンタの出力データ Q 0 p ～ Q 4 p を変換し、グレーコードデータ Q 0 ～ Q 4 を出力する。

【 0 0 5 0 】

また、カウント終了データ設定手段 6 は、カウントを終了する値のグレーコー

ドデータSTOP0～STOP4 および出力値変換器3' の出力データQ0～Q4に応じてグレーコードカウンタ2に送出するクロック信号を制御する。

#### 【0051】

次に、図8に示した第2実施形態のグレーコードカウンタの各構成部分の具体的な態様について説明する。まず、出力値変換器3' および初期設定手段7について説明する。

#### 【0052】

ここで、任意の数からカウントを開始する場合における1ずつカウントするときのグレーコード出力データと $2^M - 1$ ずつ飛び越してカウントするときのグレーコード出力データとの関係について考察する。

#### 【0053】

$2^M - 1$ ずつ飛び越してカウントする場合における $M = 1$ のとき、すなわち、1ずつ飛び越してカウントする場合において、0からカウントを開始して1ずつ飛び越してカウントする場合と、1からカウントを開始して1ずつ飛び越してカウントする場合との2通りに分けて考える。0からカウントを開始する場合の10進数とグレーコードとの対応図を図17(a)に、1からカウントを開始する場合の10進数とグレーコードとの対応図を図17(b)にそれぞれ示す。

#### 【0054】

図17(a)から明らかなように、カウントを開始する値の10進カウントが偶数の場合、0からカウントを開始する場合とはカウントを開始する初期値が異なるだけでカウント動作は同じである。また、図17(b)から明らかなように、カウントを開始する値の10進カウントが奇数の場合、1からカウントを開始する場合とはカウントを開始する初期値が異なるだけでカウント動作は同じである。

#### 【0055】

さらに図17(a)および図17(b)から、カウントを開始する値が偶数であるか奇数であるかに関わらず、1ずつカウントするときのグレーコード出力データと1ずつ飛び越してカウントするときのグレーコード出力データとの間に一定の関係があることが分かる。すなわち、1ずつ飛び越してカウントする場合の

グレーコードの0ビット目（最下位ビット）は、カウントを開始する値の0ビット目の値を初期値としてカウントを開始し、その後、カウント値が変わるたびに反転している。また、1ずつ飛び越してカウントする場合のグレーコードの上位4ビット（4ビット目～1ビット目）に属する $(\alpha + 1)$ ビット目でのカウント値が変わることによる変化パターンは、1ずつカウントする場合のグレーコードの下位4ビット（3ビット目～0ビット目）に属する $\alpha$ ビット目でのカウント値が変わることによる変化パターンと同一である（図2参照）。ただし、 $M = 1$ のときは $\alpha$ は0～3の整数である。

## 【0056】

また、 $2^M - 1$ ずつ飛び越してカウントする場合における $M = 2$ のとき、すなわち、3ずつ飛び越してカウントする場合において、0からカウントを開始して3ずつ飛び越してカウントする場合と、1からカウントを開始して3ずつ飛び越してカウントする場合と、2からカウントを開始して3ずつ飛び越してカウントする場合と、3からカウントを開始して3ずつ飛び越してカウントする場合との4通りに分けて考える。0からカウントを開始する場合の10進数とグレーコードとの対応図を図18（a）に、1からカウントを開始する場合の10進数とグレーコードとの対応図を図18（b）に、2からカウントを開始する場合の10進数とグレーコードとの対応図を図18（c）に、3からカウントを開始する場合の10進数とグレーコードとの対応図を図18（d）にそれぞれ示す。

## 【0057】

図18（a）から明らかなように、カウントを開始する値の10進カウントが4の倍数である場合、0からカウントを開始する場合とはカウントを開始する初期値が異なるだけでカウント動作は同じである。また、図18（b）から明らかなように、カウントを開始する値の10進カウントが4の倍数に1を足した値である場合、1からカウントを開始する場合とはカウントを開始する初期値が異なるだけでカウント動作は同じである。また、図18（c）から明らかなように、カウントを開始する値の10進カウントが4の倍数に2を足した値である場合、2からカウントを開始する場合とはカウントを開始する初期値が異なるだけでカウント動作は同じである。また、図18（d）から明らかなように、カウントを

開始する値の10進カウントが4の倍数に3を足した値である場合、3からカウントを開始する場合とはカウントを開始する初期値が異なるだけでカウント動作は同じである。

## 【0058】

さらに図18(a)～図18(d)から、カウントを開始する値に関わらず、1ずつカウントするときのグレイコード出力データと3ずつ飛び越してカウントするときのグレイコード出力データとの間に一定の関係があることが分かる。すなわち、3ずつ飛び越してカウントする場合のグレイコードの0ビット目(最下位ビット)は常にカウントを開始する値の0ビット目の値のままである。また、3ずつ飛び越してカウントする場合のグレイコードの1ビット目は、カウントを開始する値の1ビット目の値を初期値としてカウントを開始し、その後、カウント値が変わるたびに反転している。また、3ずつ飛び越してカウントする場合のグレイコードの上位3ビット(4ビット目～2ビット目)に属する $(\alpha + 2)$ ビット目でのカウント値が変わることによる変化パターンは、1ずつカウントする場合のグレイコードの下位3ビット(2ビット目～0ビット目)に属する $\alpha$ ビット目でのカウント値が変わることによる変化パターンと同一である(図2参照)。ただし、 $M = 2$ のときは $\alpha$ は0～2の整数である。

## 【0059】

また、 $2^M - 1$ ずつ飛び越してカウントする場合における $M = 3$ のとき、すなわち、7ずつ飛び越してカウントする場合、8通りに分けることで上述した $M = 1$ 、2のときと同様に考えることができるので、説明を省略する。

## 【0060】

このような関係は、当然のことながらビット数が増えたときにもいえる。すなわち、 $N$ ビットのグレイコードでは、 $2^M - 1$ ずつ飛び越してカウントする場合のグレイコードの上位 $(N - M)$ ビットに属する $(\alpha + M)$ ビット目でのカウント値が変わることによる変化パターンは、1ずつカウントする場合のグレイコードの下位 $(N - M)$ ビットに属する $\alpha$ ビット目でのカウント値が変わることによる変化パターンと同一である。また、 $2^M - 1$ ずつ飛び越してカウントする場合のグレイコードの $(M - 1)$ ビット目は、カウントを開始する値の $(M - 1)$ ビ

ビット目の値を初期値としてカウントを開始し、その後、カウント値が変わるたびに反転している。さらに、 $(M-2)$  ビット目以下があれば、 $2^M - 1$  ずつ飛び越してカウントする場合のグレイコードの  $\beta$  ビット目は常にカウントを開始する値の  $\beta$  ビット目の値のままである。

## 【0061】

従って、出力値変換器 3' は、グレイコードカウンタ 2 から出力されるグレイコードデータの下位  $(N-M)$  ビットに属する  $\alpha$  ビット目のビットデータを  $(\alpha + M)$  ビット目のビットデータとして上位  $(N-M)$  ビットを出力し、残りの下位  $M$  ビットのうち  $(M-1)$  ビット目のビットデータをカウントを開始する値の  $(M-1)$  ビット目の値を初期値としてカウントを開始し、その後、カウント値が変わるたびに反転させ、さらに  $(M-2)$  ビット目以下があればグレイコードカウンタ 2 からカウント開始時に出力されたグレイコードデータの  $(M-2)$  ビット目以下に属する  $\beta$  ビット目のビットデータを  $\beta$  ビット目のビットデータとして  $(M-2)$  ビット目以下を出力するように動作すればよく、 $N=5$  のときの具体的態様としては図 15 に示す回路構成が挙げられる。

## 【0062】

図 15 において図 6 と同一の部分については同一の符号を付し、図 6 の回路接続と異なる部分のみ説明する。セレクタ S 1 の第 3 入力端子および第 4 入力端子が共通接続され、カウントを開始する値の 0 ビット目データ START 0 が入力される。また、セレクタ S 2 の第 4 入力端子には、カウントを開始する値の 1 ビット目データ START 1 が入力される。

## 【0063】

そして、フリップフロップ FF 7 が出力する反転信号 tog はカウント動作の種類およびカウントを開始する値によって、初期値が異なる。図 19 に出力値変換器 3' が出力すべきグレイコードカウンタ 1' の出力の値の対応図を示す。1 ずつカウントするときは、グレイコード 1' の出力ビットデータ  $Q_{4p} \sim Q_{4p}$  をそのまま出力すればよい。したがって、反転信号 tog の初期値はどのような値でもよい。

## 【0064】

そして、1 ずつ飛び越してカウントを行うときは、カウントを開始する値の 0 ビット目 START 0 の値を反転信号 tog の初期値とすればよい。また、3 ずつ飛び越してカウントを行うときは、カウントを開始する値の 1 ビット目 START 1 の値を反転信号 tog の初期値とすればよい。また、7 ずつ飛び越してカウントを行うときは、カウントを開始する値の 2 ビット目 START 2 の値を反転信号 tog の初期値とすればよい。

## 【 0 0 6 5 】

反転信号 tog の初期値を上述したように設定するためにフリップフロップ FF 7 にセット信号 SETtog およびリセット信号 RESETtog を出力する初期設定手段 7 の具体的態様を図 1 6 に示す。

## 【 0 0 6 6 】

セクタ S 1 1 の出力端子が NAND 回路 NA 1 7 の第 1 入力端子とインバータ回路 INV 1 1 に入力され、インバータ回路 INV 1 1 の出力信号が NAND 回路 NA 1 8 の第 1 入力端子に入力される。また、スタート信号 START が NAND 回路 NA 1 7 および NA 1 8 の第 2 入力端子に入力される。NAND 回路 NA 1 7 からはセット信号 SETtog が出力され、NAND 回路 NA 1 8 からはリセット信号 RESETtog が出力される。

## 【 0 0 6 7 】

初期設定手段 7 を図 1 6 に示した構成にした場合、フリップフロップ FF 7 を通常動作させたいときは、スタート信号 START を 0 にし、セット信号 SETtog およびリセット信号 RESETtog を 1 にするとよい。

## 【 0 0 6 8 】

また、カウント開始時にはスタート信号 START を 1 にする。この場合、セクタ S 1 1 の出力信号が 1 のときには、セット信号 SETtog は 0 になり、リセット信号 RESETtog は 1 になる。セクタ S 1 1 の出力信号が 0 のときには、セット信号 SETtog は 1 になり、リセット信号 RESETtog は 0 になる。これにより、フリップフロップ FF 7 が Q 端子から出力する信号 tog とセクタ信号 S 1 1 の出力信号との符号を一致させることができる。

## 【 0 0 6 9 】

さらに、セレクタ S 1 1 の第 1 制御端子には第 1 制御信号 mode 0 が入力され、セレクタ S 1 1 の第 2 制御端子には第 2 制御信号 mode 1 が入力される。セレクタ S 1 1 は、第 1 制御端子と第 2 制御端子とに L o w レベルの信号が入力されたときは第 1 入力端子に入力された信号を出力し、第 1 制御端子に H i g h レベルの信号が入力され第 2 制御端子に L o w レベルの信号が入力されたときは第 2 入力端子に入力された信号を出力し、第 1 制御端子に L o w レベルの信号が入力され第 2 制御端子に H i g h レベルの信号が入力されたときは第 3 入力端子に入力された信号を出力し、第 1 制御端子と第 2 制御端子とに H i g h レベルの信号が入力されたときは第 4 入力端子に入力された信号を出力する。尚、セレクタ S 1 1 の第 1 入力端子は接地され、第 2 入力端子にはカウントを開始する値の 0 ビット目 START 0 のビットデータが入力され、第 3 入力端子にはカウントを開始する値の 1 ビット目 START 1 のビットデータが入力され、第 4 入力端子にはカウントを開始する値の 2 ビット目 START 2 のビットデータが入力される。

## 【 0 0 7 0 】

初期設定手段 7 をこのような構成にすることで、1 ずつ飛び越してカウントを行うときは反転信号 tog の初期値をカウントを開始する値の 0 ビット目 START 0 のビットデータと同符号にすることができ、3 ずつ飛び越してカウントを行うときは反転信号 tog の初期値をカウントを開始する値の 1 ビット目 START 1 のビットデータと同符号にすることができ、7 ずつ飛び越してカウントを行うときは反転信号 tog の初期値をカウントを開始する値の 2 ビット目 START 2 のビットデータと同符号にすることができる。

## 【 0 0 7 1 】

次に、入力値変換器 4 について説明する。上述したように  $2^M - 1$  ずつ飛び越してカウントする場合は、出力値変換器 3' がグレイコードカウンタ 2 で 1 ずつカウントされるグレイコード出力データを  $2^M - 1$  ずつ飛び越してカウントするときのグレイコード出力データに変換する。このため、 $2^M - 1$  ずつ飛び越してカウントする場合は、入力値変換器 4 がカウントを開始する値のビットデータ (START 4 ~ START 0) を 1 ずつカウントするときのグレイコード出力データに変換してグレイコードカウンタ 2 側に出力する必要がある。

## 【 0 0 7 2 】

したがって、入力値変換器 4 は、カウントを開始する値の上位 ( $N-M$ ) ビットに属する ( $\alpha+M$ ) ビット目のデータを出力データの下位 ( $N-M$ ) ビットに属する  $\alpha$  ビット目のデータとし、上位  $M$  ビットを常に 0 とするように動作すればよく、 $N=5$  のときの具体的態様としては図 9 に示す回路構成が挙げられる。

## 【 0 0 7 3 】

図 9 に示す入力値変換器 4 について説明する。セレクタ  $S_6$  の第 1 入力端子には、カウントを開始する値の 0 ビット目データ  $START_0$  が入力される。セレクタ  $S_6$  の第 2 入力端子およびセレクタ  $S_7$  の第 1 入力端子が共通接続され、カウントを開始する値の 1 ビット目データ  $START_1$  が入力される。セレクタ  $S_6$  の第 3 入力端子、セレクタ  $S_7$  の第 2 入力端子、およびセレクタ  $S_8$  の第 1 入力端子が共通接続され、カウントを開始する値の 2 ビット目データ  $START_2$  が入力される。セレクタ  $S_6$  の第 4 入力端子、セレクタ  $S_7$  の第 3 入力端子、セレクタ  $S_8$  の第 2 入力端子、セレクタ  $S_9$  の第 1 入力端子が共通接続され、カウントを開始する値の 3 ビット目データ  $START_3$  が入力される。セレクタ  $S_7$  の第 4 入力端子、セレクタ  $S_8$  の第 3 入力端子、セレクタ  $S_9$  の第 2 入力端子、およびセレクタ  $S_{10}$  の第 1 入力端子が共通接続され、カウントを開始する値の 4 ビット目データ  $START_4$  が入力される。セレクタ  $S_8$  の第 4 入力端子、セレクタ  $S_9$  の第 3 入力端子と第 4 入力端子、およびセレクタ  $S_{10}$  の第 2 入力端子～第 4 入力端子が共通接続され、接地されている。

## 【 0 0 7 4 】

さらに、セレクタ  $S_6 \sim S_{10}$  の第 1 制御端子にはそれぞれ第 1 制御信号  $mode_0$  が入力され、セレクタ  $S_6 \sim S_{10}$  の第 2 制御端子にはそれぞれ第 2 制御信号  $mode_1$  が入力される。セレクタ  $S_6 \sim S_{10}$  は、第 1 制御端子と第 2 制御端子とに  $Low$  レベルの信号が入力されたときは第 1 入力端子に入力された信号を出力し、第 1 制御端子に  $High$  レベルの信号が入力され第 2 制御端子に  $Low$  レベルの信号が入力されたときは第 2 入力端子に入力された信号を出力し、第 1 制御端子に  $Low$  レベルの信号が入力され第 2 制御端子に  $High$  レベルの信号が入力されたときは第 3 入力端子に入力された信号を出力し、第 1 制御端子と第 2 制



御端子とに High レベルの信号が入力されたときは第 4 入力端子に入力された信号を出力する。したがって、入力値変換器 4 が出力するデータは図 2 0 に示すようになる。

#### 【 0 0 7 5 】

次に、カウント開始データ設定手段 5 について説明する。カウント開始データ設定手段 5 の一実施態様の回路ブロック図を図 1 0 に示す。偶奇数判定回路 5 1 は、1 0 進カウントが偶数のときに 0 を出力し、1 0 進カウントが奇数のときに 1 を出力する。1 0 進カウントが偶数のときにはグレイコードに含まれる 1 の数が偶数個であるのに対し、1 0 進カウントが奇数のときはグレイコードに含まれる 1 の数が奇数個であるので、偶奇数判定回路 5 1 は図 1 1 に示すような論理回路にするとよい。

#### 【 0 0 7 6 】

エクスクルーシブ O R 回路 E 1 がビットデータ AFT\_START 0 ~ AFT\_START 2 を入力する。また、エクスクルーシブ O R 回路 E 2 がビットデータ AFT\_START 3 ~ AFT\_START 4 を入力する。そして、エクスクルーシブ O R 回路 E 3 が、エクスクルーシブ O R 回路 E 1 および E 2 の出力信号を入力し、偶奇信号 odd\_even を出力する。

#### 【 0 0 7 7 】

セット・リセット制御回路 5 2 は、偶奇数判定回路 5 1 から出力される偶奇信号 odd\_even に基づいてフリップフロップ F F 6 の X S 端子、X R 端子に出力する制御信号を作成する。

#### 【 0 0 7 8 】

セット・リセット端子制御回路 5 2 は、フリップフロップ F F 6 の Q 端子の出力信号を 0 に設定したい場合は、X S 端子に入力するセット信号 SETNCK を 1 にし、X R 端子に入力するリセット信号 RESETNCK を 0 にする。また、フリップフロップ F F 6 の Q 端子の出力信号を 1 に設定したい場合は、X S 端子に入力するセット信号 SETNCK を 0 にし、X R 端子に入力するリセット信号 RESETNCK を 1 にする。また、フリップフロップ F F 6 を通常動作させたい場合は、X S 端子に入力するセット信号 SETNCK を 1 にし、X R 端子に入力するリセット信号 RESETNCK を 1 にす

る。

#### 【 0 0 7 9 】

このような動作を行うセット・リセット端子制御回路 5 2 の一実施態様を図 1 2 に示す。偶奇信号odd\_evenがNAND回路NA 5 の第 1 入力端子とインバータ回路INV 5 に入力され、インバータ回路INV 5 の出力信号がNAND回路NA 6 の第 1 入力端子に入力される。また、スタート信号STARTがNAND回路NA 5 およびNA 6 の第 2 入力端子に入力される。NAND回路NA 5 からはセット信号SETNCKが出力され、NAND回路NA 6 からはリセット信号RESETNCKが出力される。

#### 【 0 0 8 0 】

セット・リセット端子制御回路 5 2 を図 1 2 に示した構成にした場合、フリップフロップFF 6 を通常動作させたいときは、スタート信号STARTを 0 にし、セット信号SETNCKおよびリセット信号RESETNCKを 1 にするとよい。

#### 【 0 0 8 1 】

また、カウント開始時にはスタート信号STARTを 1 にする。この場合、偶奇信号odd\_evenが 1 のとき（ビットデータAFT\_START 0 ～AFT\_START 4 に対応する 1 0 進カウントが奇数のとき）には、セット信号SETNCKは 0 になり、リセット信号RESETNCKは 1 になる。偶奇信号odd\_evenが 0 のとき（ビットデータAFT\_START 0 ～AFT\_START 4 に対応する 1 0 進カウントが偶数のとき）には、セット信号SETNCKは 1 になり、リセット信号RESETNCKは 0 になる。これにより、図 2 3 に示すように、ビットデータAFT\_START 0 ～AFT\_START 4 に対応する 1 0 進カウントが奇数のときには、フリップフロップFF 6 がQ端子から出力する 2 分周信号NCKを 1 にすることができ、ビットデータAFT\_START 0 ～AFT\_START 4 に対応する 1 0 進カウントが偶数のときには、フリップフロップFF 6 がQ端子から出力する 2 分周信号NCKを 0 にすることができる。

#### 【 0 0 8 2 】

セット・リセット制御回路 5 3 は、ビットデータAFT\_START 0 ～AFT\_START 4 に基づいてフリップフロップFF 1 ～FF 5 のXS端子、XR端子に出力する制御信号を作成する。

## 【 0 0 8 3 】

セット・リセット端子制御回路 5 3 の一実施態様を図 1 3 に示す。セット・リセット端子制御回路 5 3 は、セット・リセット端子制御回路 5 2 と同じ構成の回路が 5 つ設けられている。そして、偶奇信号 odd\_even の代わりに、それぞれの回路においてビットデータ AFT\_START 0、AFT\_START 1、AFT\_START 2、AFT\_START 3、AFT\_START 4 が入力される。

## 【 0 0 8 4 】

これにより、スタート信号 START を 1 にすると、グレースコードカウンタ 2 がビットデータ AFT\_START 0、AFT\_START 1、AFT\_START 2、AFT\_START 3、AFT\_START 4 を出力することになり、スタート信号 START を 0 にすると、フリップフロップ F F 1 ～ F F 5 が通常動作を行うので、グレースコードカウンタ 2 がカウント動作を行う。

## 【 0 0 8 5 】

次に、カウント終了データ設定手段 6 の一実施態様の回路ブロック図を図 1 4 に示す。比較器 6 1 は、カウントを終了する値のグレースコードデータ STOP 0 ～ STOP 4 と、グレースコードカウンタ 1' の出力信号である Q 0、Q 1、Q 2、Q 3、Q 4 とを比較して、最下位ビット、1 ビット目、2 ビット目、3 ビット目、最上位ビットのすべてが一致したときに、クロック制御回路 6 2 に対して、クロック信号 CK の出力を止めるべき旨の制御信号を送る。これにより、クロック信号 CK がグレースコードカウンタ 2 に供給されなくなり、グレースコードカウンタ 1' はカウントを終了する。尚、グレースコードカウンタ 1' が  $2^M - 1$  ずつ飛び越してカウントする場合は、カウントを終了する値のグレースコードデータ STOP 0 ～ STOP 4 をカウントを開始する値と飛び越す数に応じたものにしておく必要がある。例えば、カウントを開始する値の 1 0 進カウントが 0 で 1 ずつ飛び越してカウントする場合には、カウントを終了する値を偶数に設定する必要がある。

## 【 0 0 8 6 】

次に、本発明に係るカメラシステムの一実施形態について図 2 1 を参照して説明する。光学レンズ系 1 1 は、撮影対象である光学実像（図示せず）を取込み、固体撮像装置 1 2 が備える固体撮像素子 1 5 上に結像する。

## 【 0 0 8 7 】

固体撮像素子 1 5 には 1 0 2 4 個の光電変換素子 1 5 a がマトリクス状（3 2 個×3 2 個）に配置されている。各々の光電変換素子 1 5 a には垂直方向選択ライン 1 5 b と水平方向選択ライン 1 5 c とが 1 本ずつ接続されている。垂直方向選択ライン 1 5 b は垂直方向デコーダ 1 5 d によって 1 ラインが選択され、水平方向選択ライン 1 5 c は水平方向デコーダ 1 5 e によって 1 ラインが選択される。

## 【 0 0 8 8 】

垂直方向デコーダ 1 5 d は垂直方向グレーコードカウンタ 1 5 f が指定するアドレスを選択し、水平方向デコーダ 1 5 e は水平方向グレーコードカウンタ 1 5 g が指定するアドレスを選択する。垂直方向選択ライン 1 5 b と水平方向選択ライン 1 5 c の両方に選択されたアドレスに該当する光電変換素子 1 5 a の信号が出力回路 1 5 h に出力される。

## 【 0 0 8 9 】

垂直方向グレーコードカウンタ 1 5 f が出力するカウント値を固定しておくことで垂直方向のアドレスを固定しておき、水平方向グレーコードカウンタ 1 5 g をカウントさせ、水平方向に走査させる。水平方向の走査が終了すれば、垂直方向グレーコードカウンタ 1 5 g をカウントさせ、次の水平ラインを走査する。この動作の繰り返しによって、撮像の動作を実現する。なお、垂直方向グレーコードカウンタ 1 5 f および水平方向グレーコードカウンタ 1 5 g は、上述した 5 ビットの第二実施形態のグレーコードカウンタ 1' と同じ構成とする。

## 【 0 0 9 0 】

垂直方向制御回路 1 6 a は、カウントを開始する値のグレーコードデータ START 0 ～START 4、カウントを終了する値のグレーコードデータ STOP 0 ～STOP 4、および制御信号 mode 0、mode 1 を垂直方向グレーコードカウンタ 1 5 f に出力することで、垂直方向グレーコードカウンタ 1 5 f を制御する。水平方向制御回路 1 6 b は、カウントを開始する値のグレーコードデータ START 0' ～START 4'、カウントを終了する値のグレーコードデータ STOP 0' ～STOP 4'、および制御信号 mode 0'、mode 1' を水平方向グレーコードカウンタ 1 5 g に出力することで、

水平方向グレーコードカウンタ 1 5 g を制御する。

【 0 0 9 1 】

出力回路 1 5 h は、信号電圧を次段の信号処理回路 1 3 に出力する。信号処理回路 1 3 は出力回路 1 5 h から出力される信号電圧に基づき、駆動信号を作成し、表示手段 1 4 に出力する。表示手段には 2 5 6 個の画素がマトリクス状（1 6 個×1 6 個）に配置されている。

【 0 0 9 2 】

このような構成にすることによって、カメラシステム 1 0 に電子ズーム機能を付加することが可能となる。すなわち、通常撮影（電子ズームなし）を行うときには、垂直方向グレーコードカウンタ 1 5 f が 0 からカウントを始め、1 ずつ飛び越してカウントし、3 0 でカウントを終了するようにし、水平方向グレーコードカウンタ 1 5 g が 0 からカウントを始め、1 ずつ飛び越してカウントし、3 0 でカウントを終了するようにする。したがって、固体撮像装置 1 2 は撮像領域内の全領域から 2 5 6 個（1 6 × 1 6）のデータ信号処理回路 1 3 に出力することとなり、表示手段 1 4 には固体撮像装置 1 2 の撮像領域内の全領域に対応する画像が表示される。これに対して、電子ズームを行うときには、垂直方向グレーコードカウンタ 1 5 f が 0 からカウントを始め、1 ずつカウントし、1 5 でカウントを終了するようにし、水平方向グレーコードカウンタ 1 5 g が 0 からカウントを始め、1 ずつカウントし、1 5 でカウントを終了するようにする。したがって、固体撮像装置 1 2 は撮像領域内の左上 1 / 4 領域から 2 5 6 個（1 6 × 1 6）のデータ信号を処理回路 1 3 に出力することとなり、表示手段 1 4 には固体撮像装置 1 2 の撮像領域内の左上 1 / 4 領域に対応する画像が表示される。つまり、カメラシステム 1 0 が電子ズームを行うことで、通常撮影時の画像の左上の部分が 4 倍にズームされた画像を得ることができる。

【 0 0 9 3 】

また、図 2 1 に示したような構成にすることによって、カメラシステム 1 0 に画像切り取り機能を付加することが可能となる。すなわち、上述した通常撮影（電子ズームなし）において左下 1 / 4 領域を切り取りたいときは、垂直方向グレーコードカウンタ 1 5 f が 1 6 からカウントを始め、1 ずつ飛び越してカウント

し、30でカウントを終了するようにし、水平方向グレーコードカウンタ15gが0からカウントを始め、1ずつ飛び越してカウントし、14でカウントを終了するようにする。これにより、固体撮像装置12は撮像領域内の左下領域から64個(8×8)のデータを信号処理回路13に出力することとなり、表示手段14には固体撮像装置12の撮像領域内の左下1/4領域に対応する画像が表示される。

## 【0094】

さらに、表示手段14の画素数を256画素(16×16)ではなく1024個(32×32)とし、静止画と動画の両方を撮像するようにしてもよい。このような構成において、静止画を撮像する場合は、すべてのアドレスを走査し、動画を撮像する場合は飛び越して走査を行うとよい。これにより、動画を撮像する場合は制限周波数以下で走査を行うことができ、静止画を撮像する場合は表示手段14に表示される画像の解像度をよくすることができる。

## 【0095】

## 【発明の効果】

本発明によれば、グレーコードカウンタが、1ずつカウントするグレーコードカウンタと、その1ずつカウントするグレーコードカウンタから出力されるグレーコードデータを2の累乗から1を引いた値ずつ飛び越してカウントする10進カウントに対応するグレーコードに変換する出力値変換手段とを備えているので、2の累乗から1を引いた値ずつ飛び越してカウントすることができ、そのときのビット遷移数は常に2個となる。これにより、電気的なノイズの発生を抑制しながら飛び越しカウントを行うことが可能となる。

## 【0096】

また、本発明によれば、出力値変換手段が1ずつカウントするグレーコードカウンタから出力されるグレーコードデータをそのまま出力するか、1ずつカウントするグレーコードカウンタから出力されるグレーコードデータを2の累乗から1を引いた値ずつ飛び越してカウントする10進カウントに対応するグレーコードに変換するか、を外部信号に基づいて選択する選択手段を備えているので、飛び越しカウントだけではなく1ずつカウントする動作も行うことができる。これ

により、グレイコードカウンタの利用範囲を広げることができる。

【0097】

また、本発明によれば、1ずつカウントするグレイコードカウンタをNビットのカウンタとし、 $2^M - 1$ ずつ飛び越してカウントするときは、出力値変換手段が、1ずつカウントするグレイコードカウンタから出力されるグレイコードデータの下位(N-M)ビットに属する $\alpha$ ビット目のビットデータを( $\alpha + M$ )ビット目のビットデータとして上位(N-M)ビットを出力し、残りの下位Mビットのうち(M-1)ビット目のビットデータをカウントする毎に反転させ、さらに(M-2)ビット目以下があれば該(M-2)ビット目以下のビットデータを常に0とするので、出力値変換手段の論理回路を容易に実現することができる。

【0098】

また、本発明によれば、グレイコードカウンタが、飛び越してカウントするときはその飛び越す値に応じて、カウントを開始する10進カウントに対応するグレイコードデータを、1ずつカウントする10進カウントに対応するグレイコードに変換する入力値変換手段と、その入力値変更手段が出力するグレイコードデータに基づいて前記1ずつカウント行うグレイコードカウンタの初期状態を制御するカウント開始データ設定手段を備えているので、任意の値からのカウントを開始することができる。これにより、グレイコードカウンタの利用範囲を広げることができる。

【0099】

また、本発明によれば、1ずつカウントするグレイコードカウンタをNビットのカウンタとし、 $2^M - 1$ ずつ飛び越してカウントするときは、出力変換手段が、1ずつカウントするグレイコードカウンタから出力されるグレイコードデータの下位(N-M)ビットに属する $\alpha$ ビット目のビットデータを( $\alpha + M$ )ビット目のビットデータとして上位(N-M)ビットを出力し、残りの下位Mビットのうち(M-1)ビット目のビットデータをカウントする毎に反転させ、さらに(M-2)ビット目以下があれば前記1ずつカウントするグレイコードカウンタからカウント開始時に出力されたグレイコードデータの(M-2)ビット目以下に属する $\beta$ ビット目のビットデータを $\beta$ ビット目のビットデータとして(M-2)

ビット目以下を出力するので、任意の値からカウントを開始することができ且つ出力値変換手段の論理回路を容易に実現することができる。

【0100】

また、本発明によれば、固体撮像装置は、飛び越しカウントが可能で且つそのときのビット遷移数が2個であるグレーコードカウンタを備えているので、電氣的ノイズの発生を抑制しながら、電子ズームを行うことができる。また、グレーコードカウンタが飛び越しカウント動作と1ずつのカウント動作のいずれかを選択できる選択手段を有している場合は、動画を撮像するときは飛び越しカウント動作を選択することで制限周波数以下で走査を行うことができ、静止画を撮像するときは1ずつのカウント動作を選択することで解像度をよくすることができ、且つ電氣的ノイズの発生を抑制することができる。

【0101】

また、本発明によれば、カメラシステムは、飛び越しカウントが可能で且つそのときのビット遷移数が2個であるグレーコードカウンタを有する固体撮像装置を備えているので、電子ズームが行え、光学レンズ系のズーム範囲を狭くしてもカメラシステム全体としてのズーム範囲を確保することができる。これにより、カメラシステムの小型化を図ることができる。

【0102】

【図面の簡単な説明】

【図1】 本発明に係る第一実施形態のグレーコードカウンタの構成図である。

【図2】 10進カウントに対応する5ビットのバイナリーコードおよびグレーコードを示す図である。

【図3】 1ずつ飛び越してカウントする場合の10進カウントとグレーコードを示す図である。

【図4】 3ずつ飛び越してカウントする場合の10進カウントとグレーコードを示す図である。

【図5】 7ずつ飛び越してカウントする場合の10進カウントとグレーコードを示す図である。



【図 6】 図 1 のグレーコードカウンタが備える出力値変更器の一実施態様を示す図である。

【図 7】 制御信号と図 6 の出力値変更器の出力ビットとの関係を示す図である。

【図 8】 本発明に係る第二実施形態のグレーコードカウンタの構成図である。

【図 9】 図 8 のグレーコードカウンタが備える入力値変更器の一実施態様を示す図である。

【図 1 0】 図 8 のグレーコードカウンタが備えるカウント開始データ設定手段の構成図である。

【図 1 1】 図 1 0 に示した偶奇数判定回路の一実施態様を示す図である。

【図 1 2】 図 1 0 に示した偶奇数判定回路から信号を入力するセット・リセット端子制御回路の一実施態様を示す図である。

【図 1 3】 図 1 0 に示した他のセット・リセット端子制御回路の一実施態様を示す図である。

【図 1 4】 図 8 のグレーコードカウンタが備えるカウント終了データ設定手段の構成図である。

【図 1 5】 図 8 のグレーコードカウンタが備える出力値変更器の一実施態様を示す図である。

【図 1 6】 図 8 のグレーコードカウンタが備える初期設定手段の一実施態様を示す図である。

【図 1 7】 1 ずつ飛び越してカウントする場合の 1 0 進カウントとグレーコードを示す図である。

【図 1 8】 3 ずつ飛び越してカウントする場合の 1 0 進カウントとグレーコードを示す図である。

【図 1 9】 制御信号と図 1 5 の出力値変更器の出力ビットとの関係を示す図である。

【図 2 0】 制御信号と図 9 の入力値変更器の出力ビットとの関係を示す

図である。

【図 2 1】 本発明に係るカメラシステムの構成を示す図である。

【図 2 2】 1 ずつカウントするグレーコードカウンタの論理回路図である。

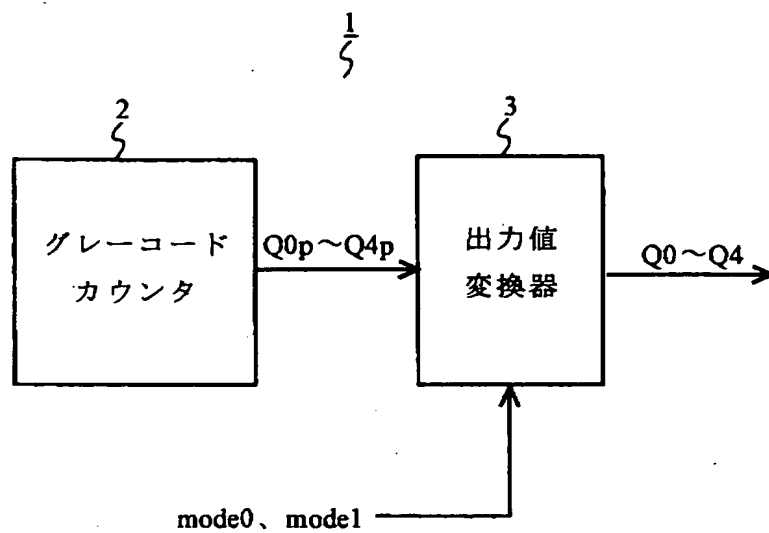
【図 2 3】 図 2 2 のグレーコードカウンタの動作を示すタイムチャート図である。

【符号の説明】

- 1 第一実施形態のグレーコードカウンタ
- 1' 第二実施形態のグレーコードカウンタ
- 2 1 ずつカウントするグレーコードカウンタ
- 3、3' 出力値変換器
- 4 入力値変換器
- 5 カウント開始データ設定手段
- 6 カウント終了データ設定手段
- 7 初期設定手段
- 1 0 カメラシステム
- 1 2 固体撮像装置

【書類名】 図面

【図 1】



【図 2】

10進 カウント	バイナリーコード	グレイコード
0	00000	00000
1	00001	00001
2	00010	00011
3	00011	00010
4	00100	00110
5	00101	00111
6	00110	00101
7	00111	00100
8	01000	01100
9	01001	01101
10	01010	01111
11	01011	01110
12	01100	01010
13	01101	01011
14	01110	01001
15	01111	01000
16	10000	11000
17	10001	11001
18	10010	11011
19	10011	11010
20	10100	11110
21	10101	11111
22	10110	11101
23	10111	11100
24	11000	10100
25	11001	10101
26	11010	10111
27	11011	10110
28	11100	10010
29	11101	10011
30	11110	10001
31	11111	10000

【図 3】

10進 カウント	グレイコード	グレイコード の上位4ビット	グレイコードの 最下位ビット
0	00000	0000	0
2	00011	0001	1
4	00110	0011	0
6	00101	0010	1
8	01100	0110	0
10	01111	0111	1
12	01010	0101	0
14	01001	0100	1
16	11000	1100	0
18	11011	1101	1
20	11110	1111	0
22	11101	1110	1
24	10100	1010	0
26	10111	1011	1
28	10010	1001	0
30	10001	1000	1

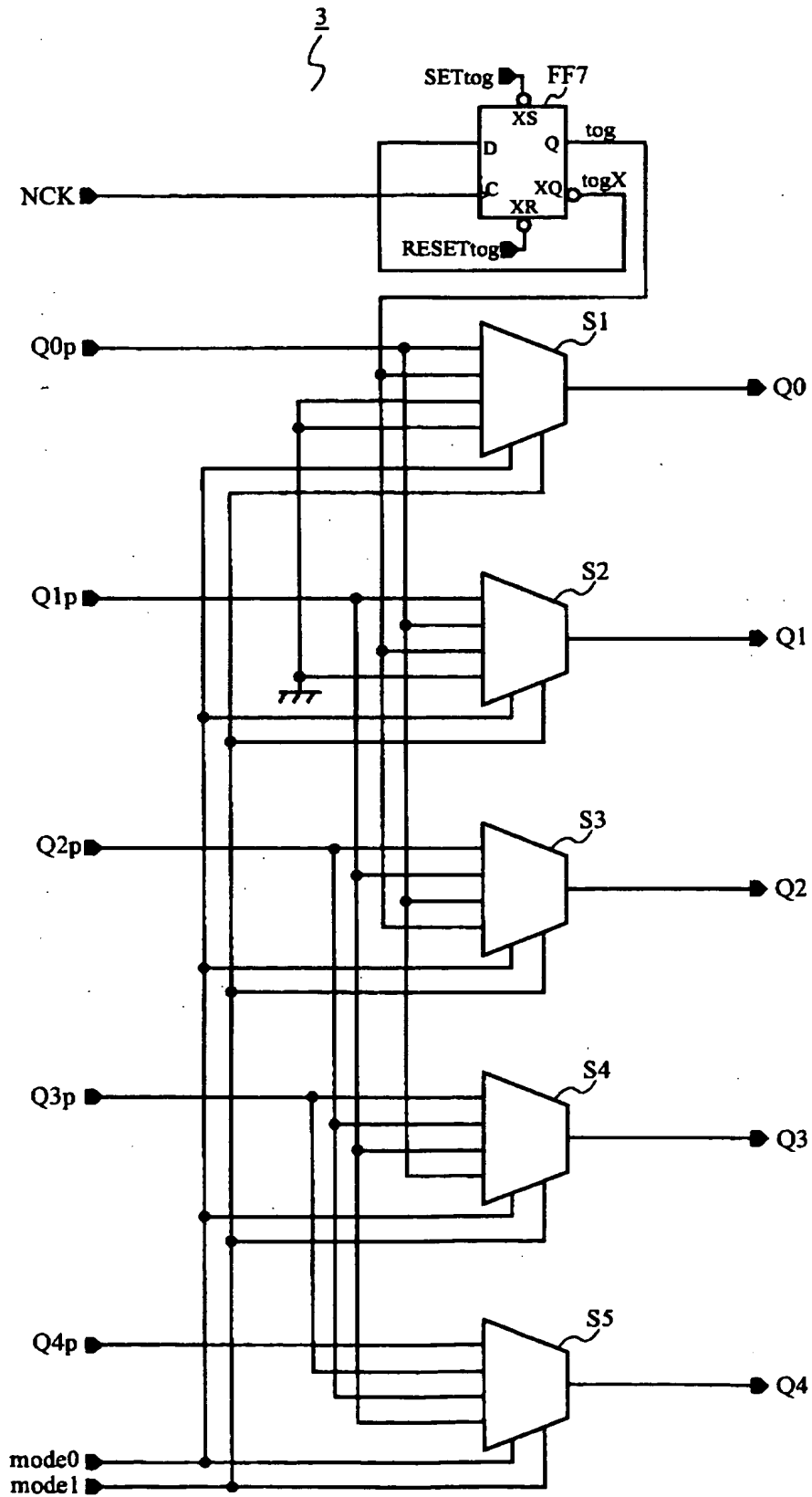
【図 4】

10進 カウント	グレイコード	グレイコード の上位3ビット	グレイコード の1ビット目	グレイコードの 最下位ビット
0	00000	000	0	0
4	00110	001	1	0
8	01100	011	0	0
12	01010	010	1	0
16	11000	110	0	0
20	11110	111	1	0
24	10100	101	0	0
28	10010	100	1	0

【図 5】

10進 カウント	グレイコード	グレイコード の上位2ビット	グレイコード の2ビット目	グレイコード の1ビット目	グレイコードの 最下位ビット
0	00000	00	0	0	0
8	01100	01	1	0	0
16	11000	11	0	0	0
24	10100	10	1	0	0

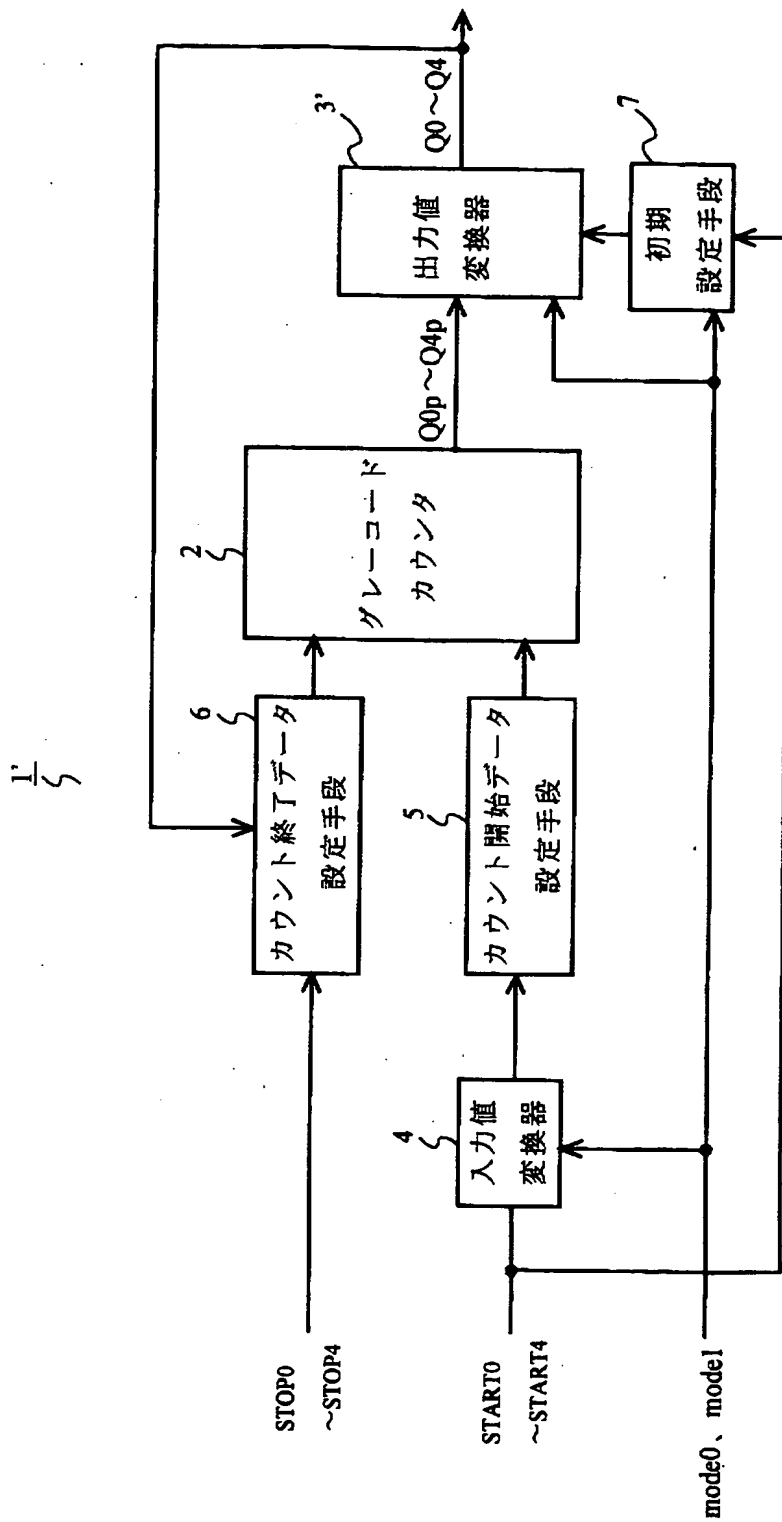
【図6】



【図 7】

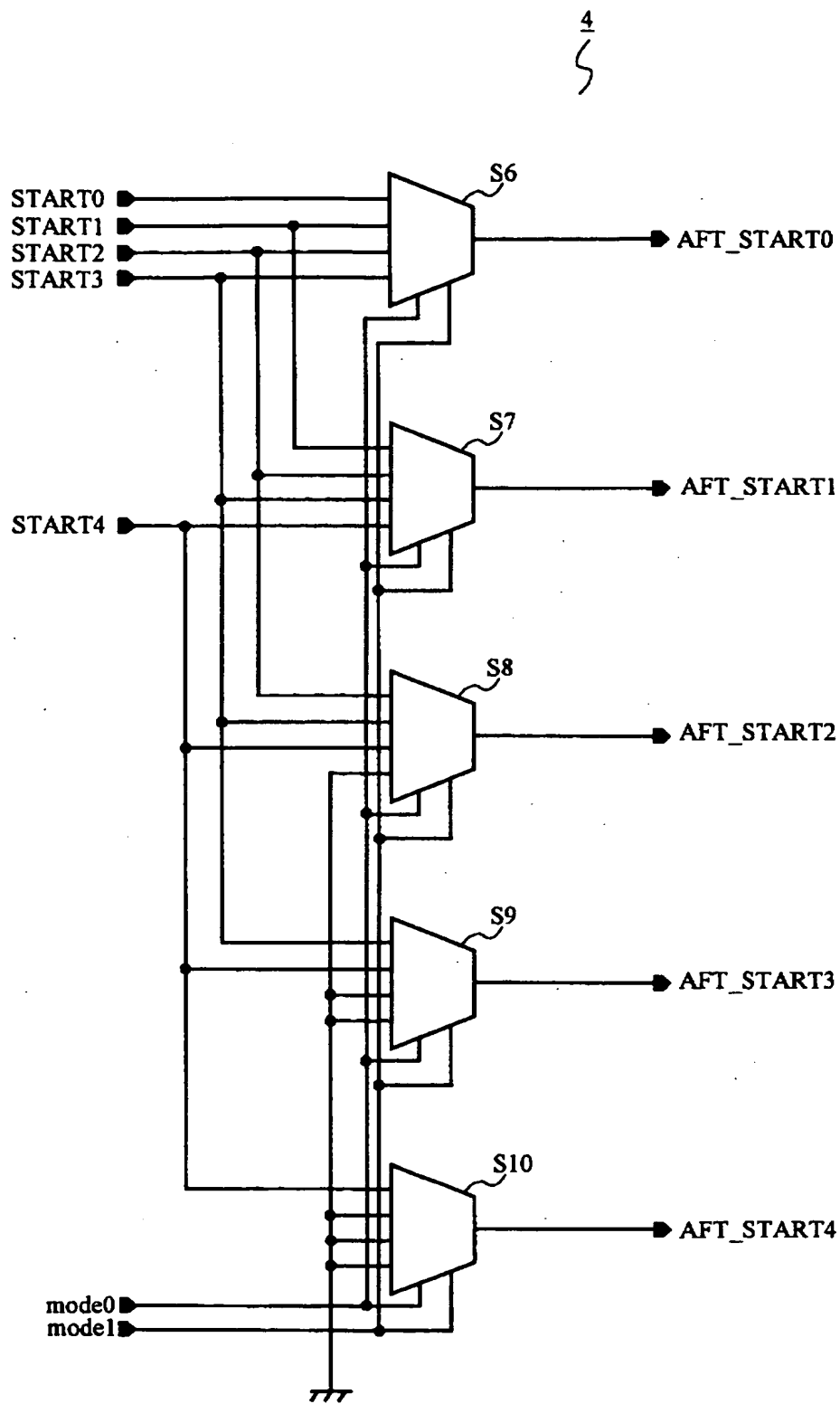
制御信号		出力ビットデータ					カウント動作
mode1	mode0	Q4	Q3	Q2	Q1	Q0	
0	0	Q4p	Q3p	Q2p	Q1p	Q0p	1ずつのカウント
0	1	Q3p	Q2p	Q1p	Q0p	tog	1ずつ飛び越してカウント
1	0	Q2p	Q1p	Q0p	tog	0	3ずつ飛び越してカウント
1	1	Q1p	Q0p	tog	0	0	7ずつ飛び越してカウント

【図 8】

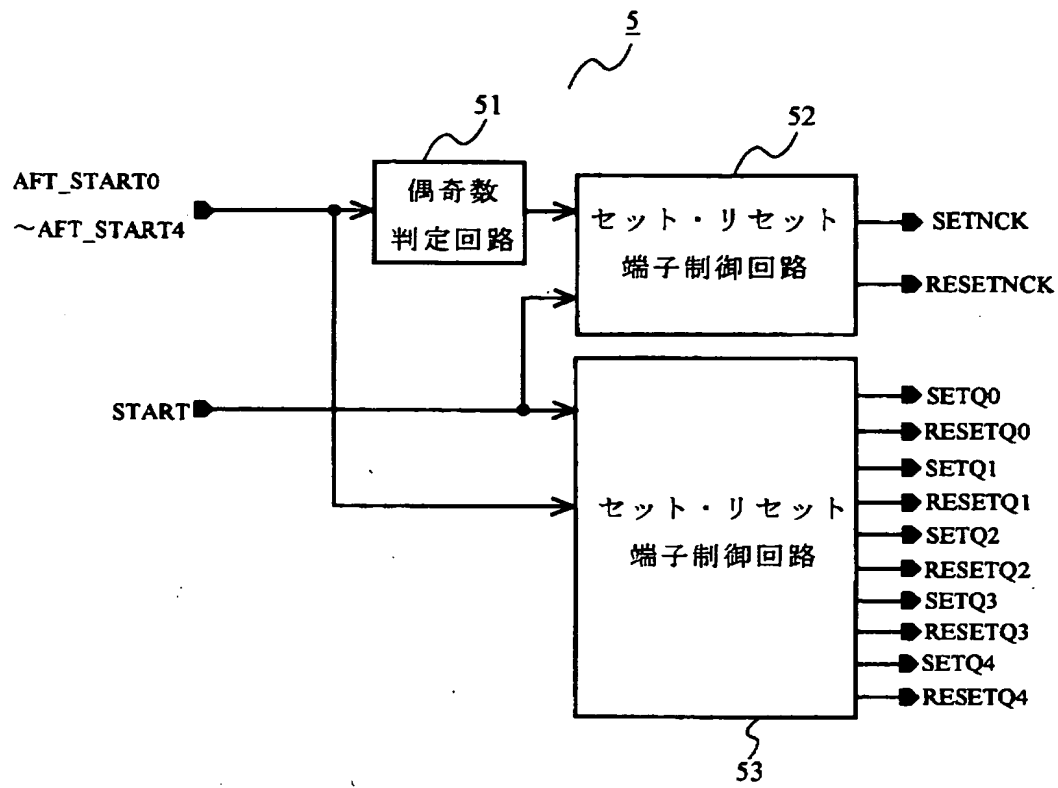




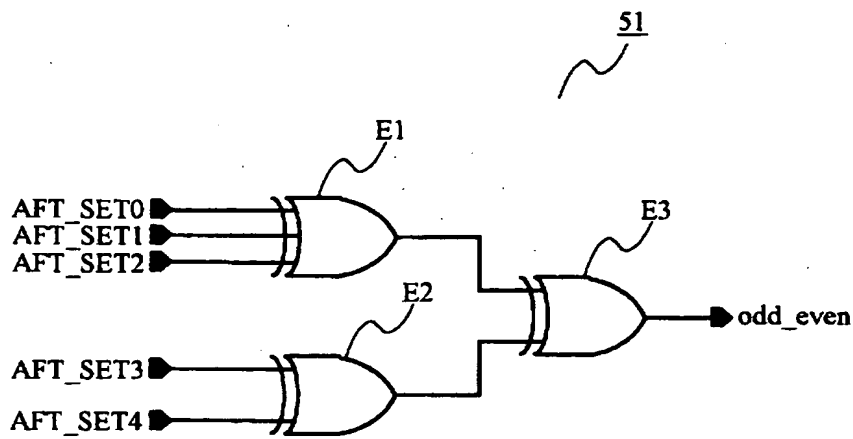
【図9】



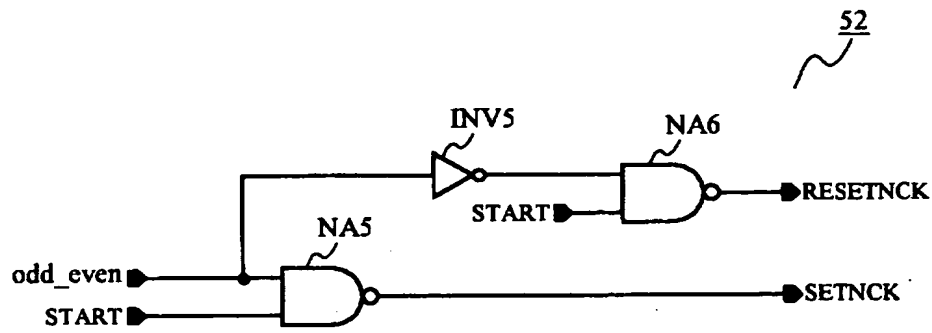
【図10】



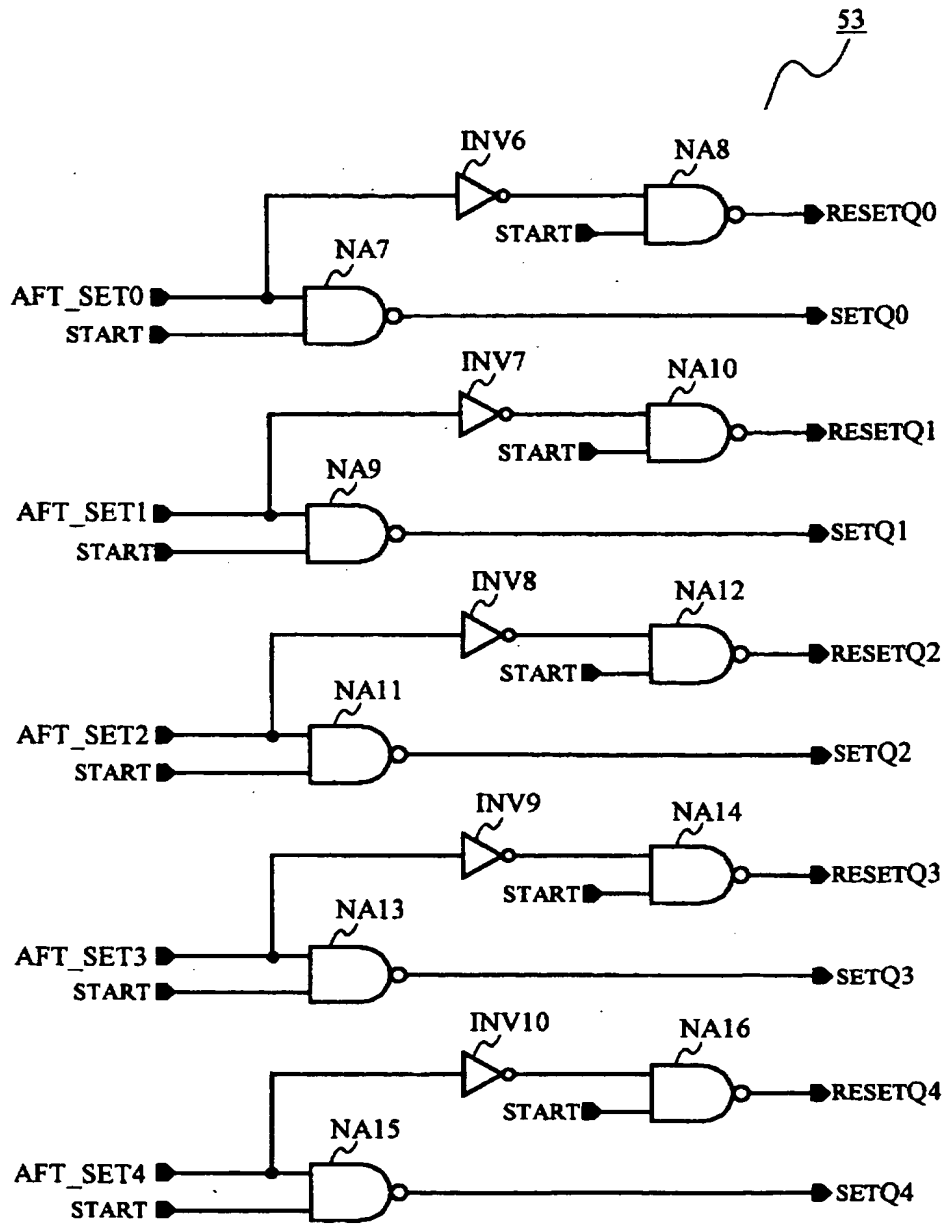
【図11】



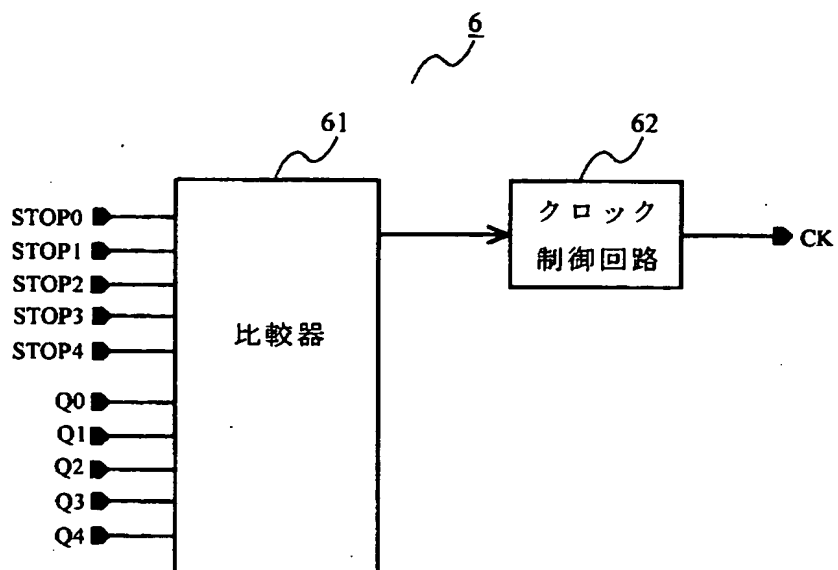
【図 12】



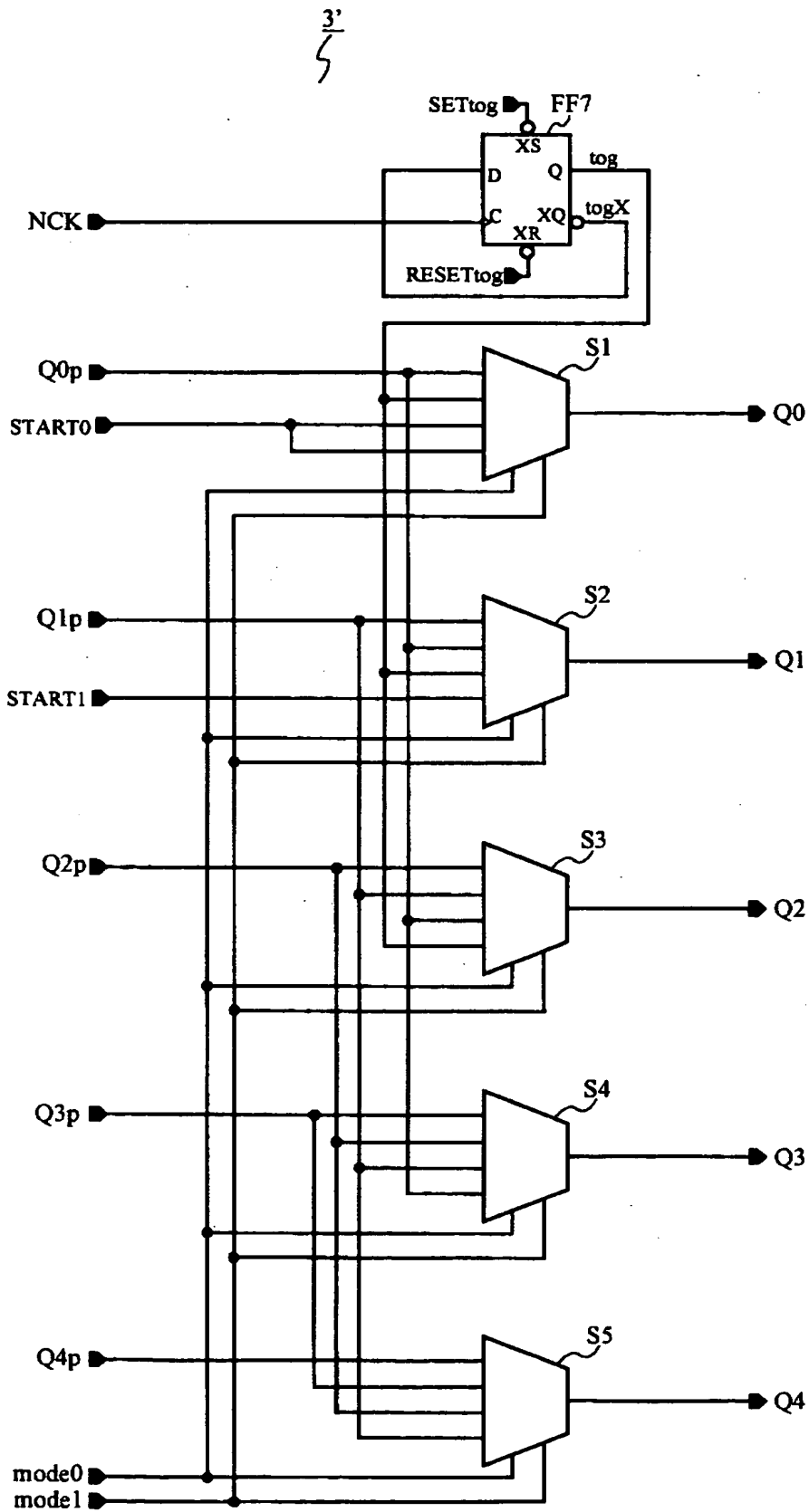
【図 13】



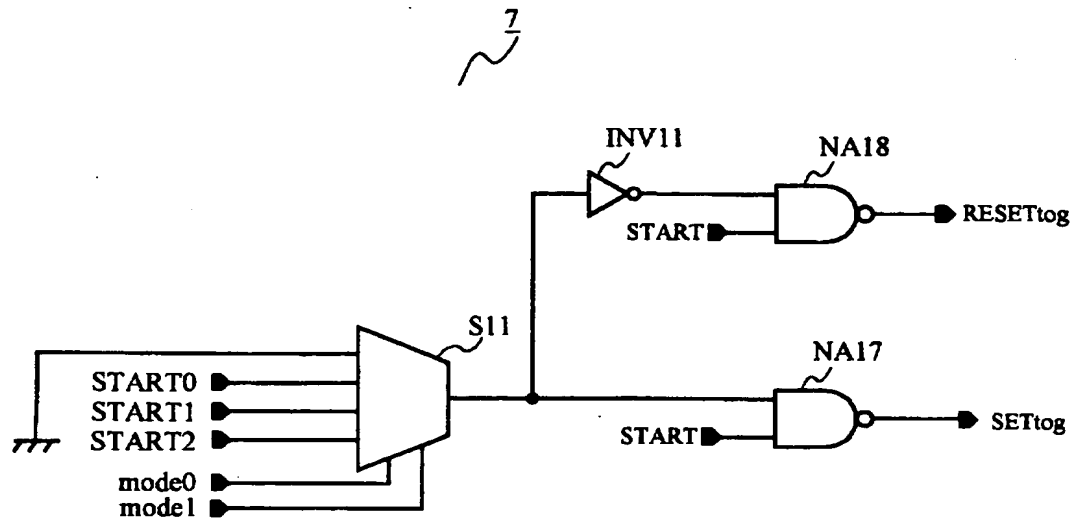
【図 1 4】



【図15】



【図 16】



【図 17】

(b)

10進 カウンタ	グレースコード	グレースコード の上位4ビット	グレースコードの 最下位ビット
1	00001	0000	1
3	00010	0001	0
5	00111	0011	1
7	00100	0010	0
9	01101	0110	1
11	01110	0111	0
13	01011	0101	1
15	01000	0100	0
17	11001	1100	1
19	11010	1101	0
21	11111	1111	1
23	11100	1110	0
25	10101	1010	1
27	10110	1011	0
29	10011	1001	1
31	10000	1000	0

(a)

10進 カウンタ	グレースコード	グレースコード の上位4ビット	グレースコードの 最下位ビット
0	00000	0000	0
2	00011	0001	1
4	00110	0011	0
6	00101	0010	1
8	01100	0110	0
10	01111	0111	1
12	01010	0101	0
14	01001	0100	1
16	11000	1100	0
18	11011	1101	1
20	11110	1111	0
22	11101	1110	1
24	10100	1010	0
26	10111	1011	1
28	10010	1001	0
30	10001	1000	1

【図 18】

(b)

10進 カウンタ	グレイコード	グレイコード の上位3ビット	グレイコード の1ビット目	グレイコードの 最下位ビット
1	00001	000	0	1
5	00111	001	1	1
9	01101	011	0	1
13	01011	010	1	1
17	11001	110	0	1
21	11111	111	1	1
25	10101	101	0	1
29	10011	100	1	1

(d)

10進 カウンタ	グレイコード	グレイコード の上位3ビット	グレイコード の1ビット目	グレイコードの 最下位ビット
3	00010	000	1	0
7	00100	001	0	0
11	01110	011	1	0
15	01000	010	0	0
19	11010	110	1	0
23	11100	111	0	0
27	10110	101	1	0
31	10000	100	0	0

(a)

10進 カウンタ	グレイコード	グレイコード の上位3ビット	グレイコード の1ビット目	グレイコードの 最下位ビット
0	00000	000	0	0
4	00110	001	1	0
8	01100	011	0	0
12	01010	010	1	0
16	11000	110	0	0
20	11110	111	1	0
24	10100	101	0	0
28	10010	100	1	0

(c)

10進 カウンタ	グレイコード	グレイコード の上位3ビット	グレイコード の1ビット目	グレイコードの 最下位ビット
2	00011	000	1	1
6	00101	001	0	1
10	01111	011	1	1
14	01001	010	0	1
18	11011	110	1	1
22	11101	111	0	1
26	10111	101	1	1
30	10001	100	0	1



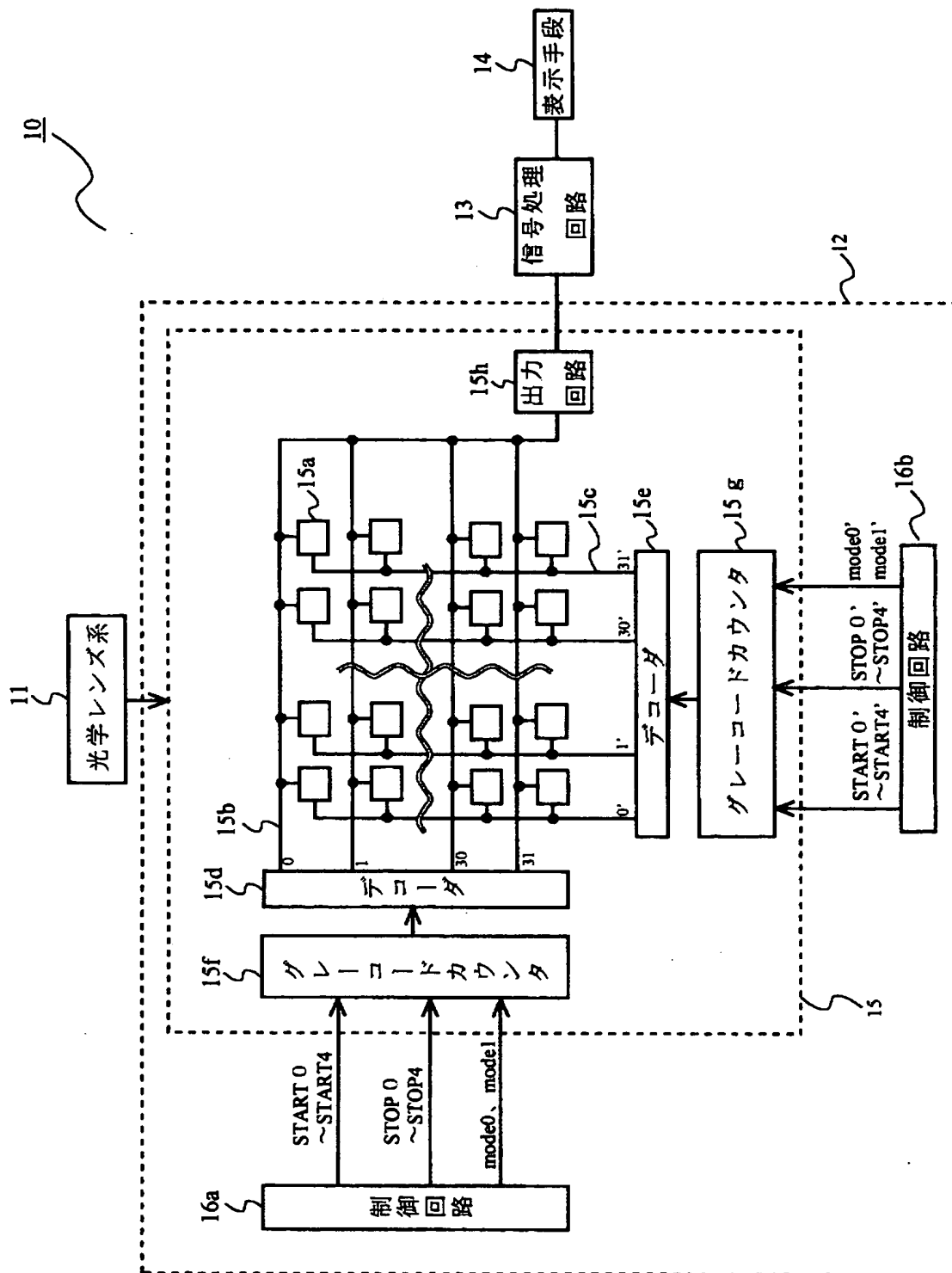
【図19】

制御信号		出力ビットデータ					カウント動作
mode1	mode0	Q4	Q3	Q2	Q1	Q0	
0	0	Q4p	Q3p	Q2p	Q1p	Q0p	1ずつのカウント
0	1	Q3p	Q2p	Q1p	Q0p	tog	1ずつ飛び越してカウント
1	0	Q2p	Q1p	Q0p	tog	START0	3ずつ飛び越してカウント
1	1	Q1p	Q0p	tog	START1	START0	7ずつ飛び越してカウント

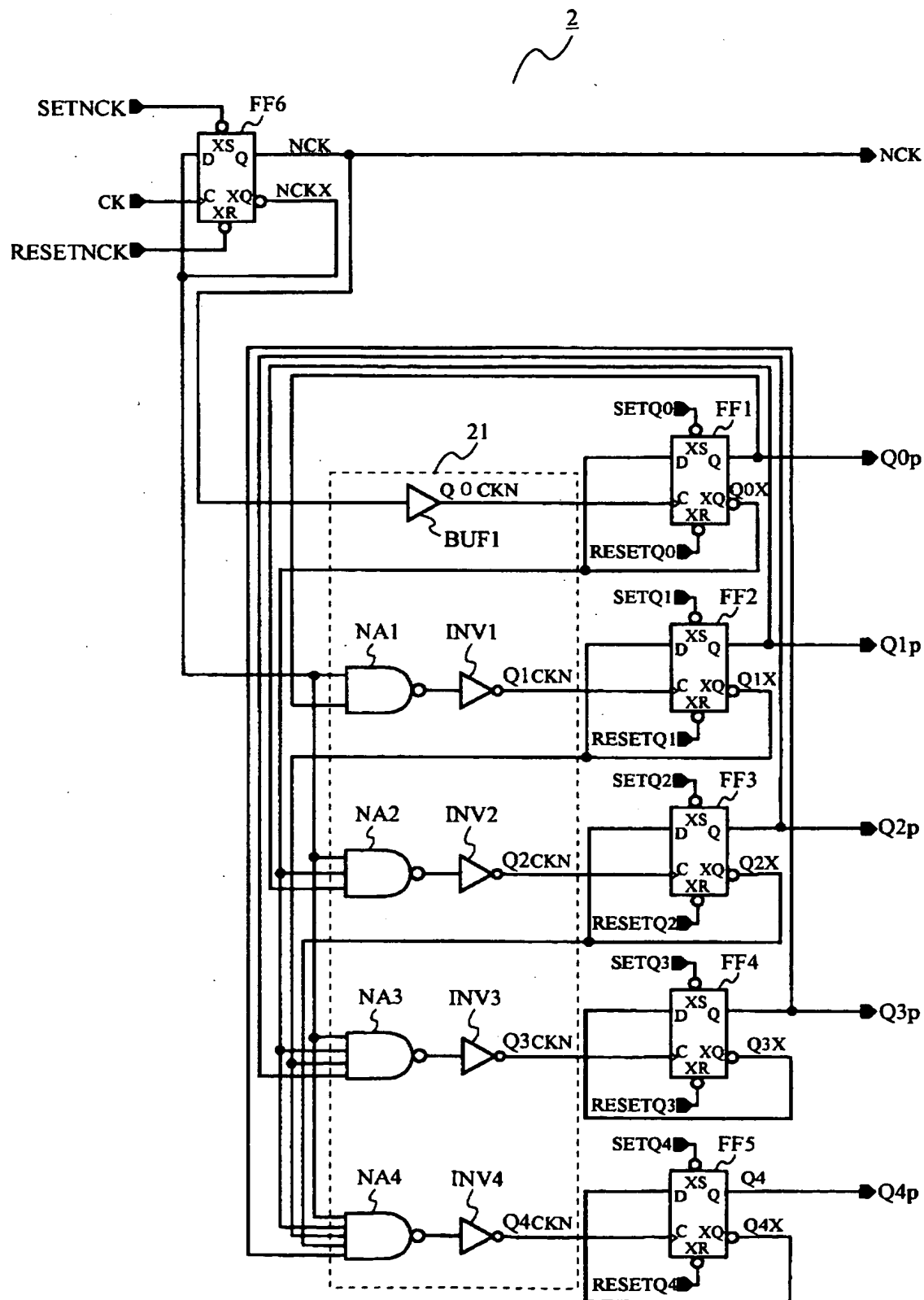
【図 2 0】

制御信号		入力値変換器の出力ビットデータ								カウント動作
		AFT_START4	AFT_START3	AFT_START2	AFT_START1	AFT_START0	AFT_START4	AFT_START3	AFT_START2	
mode1	mode0									
0	0	START4	START3	START2	START1	START0	START4	START3	START2	1 ずつのカウント
0	1	0	START4	START3	START2	START1	START4	START3	START2	1 ずつ飛び越してカウント
1	0	0	0	START4	START3	START2	START4	START3	START2	3 ずつ飛び越してカウント
1	1	0	0	0	START4	START3	START4	START3	START2	7 ずつ飛び越してカウント

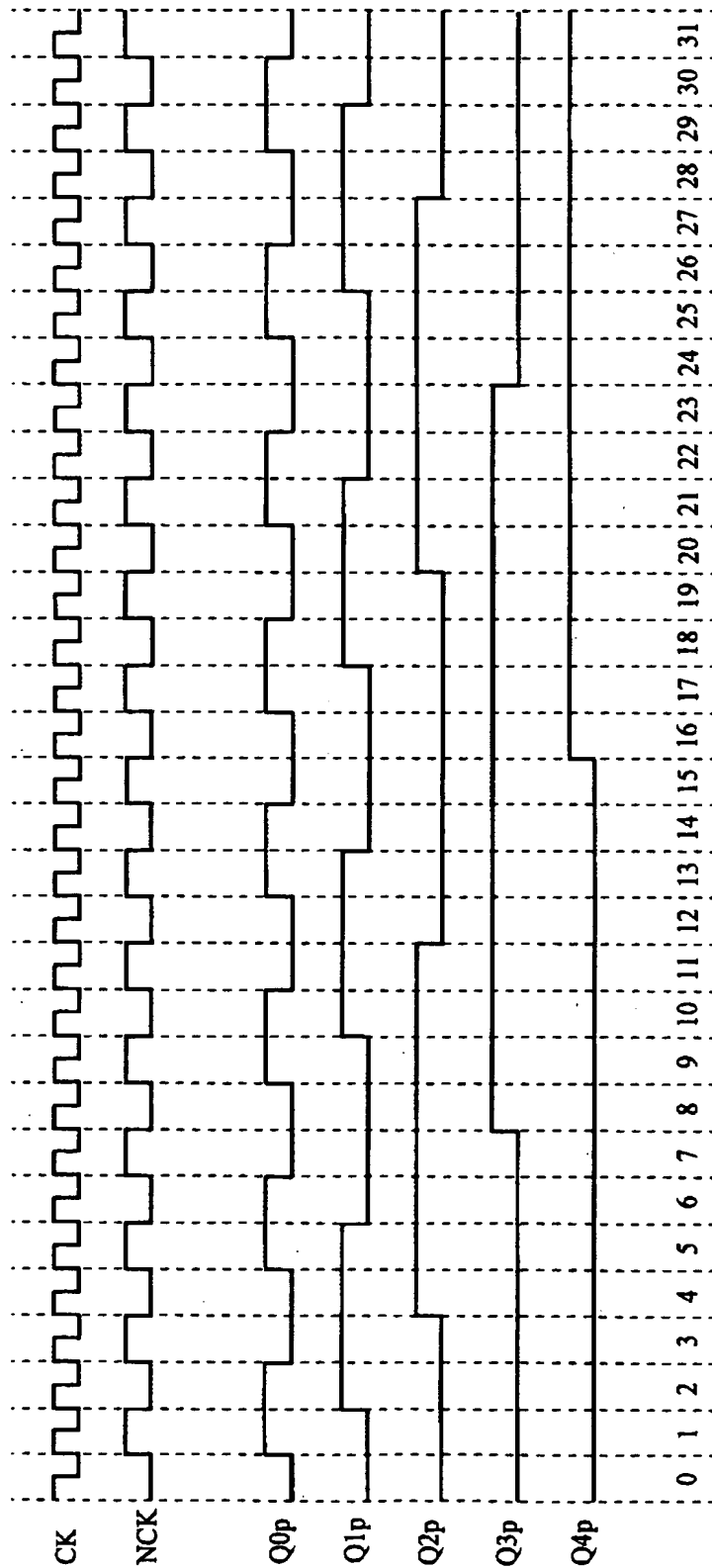
【図21】



【図 22】



【図 23】



【書類名】 要約書

【要約】

【課題】 飛び越しカウントを可能とし、且つ飛び越しカウント時のビット遷移数を常に2個とするグレイコードカウンタを提供する。

【解決手段】 1ずつカウントする5ビット構成のグレイコードカウンタ2と、グレイコードカウンタ2から出力されるグレイコードデータ（ $Q0p \sim Q4p$ ）を2の累乗から1を引いた値ずつ飛び越してカウントに対応する10進カウントに対応するグレイコード（ $Q0 \sim Q4$ ）に変換する出力値変換器3と、を備えることによって、飛び越してカウントするときのビット遷移数を常に2個にすることができるグレイコードカウンタ。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号

氏 名 シャープ株式会社